

## УСТРОЙСТВО ДЛЯ ПОДГОНКИ ТОЛСТОПЛЁНОЧНЫХ РЕЗИСТОРОВ

© 2014 М.Н. Пиганов<sup>1</sup>, Г.П. Шопин<sup>1</sup>, А.В. Столбиков<sup>1</sup>, Ю.П. Ерендеев<sup>2</sup>

<sup>1</sup>Самарский государственный аэрокосмический университет  
имени академика С. П. Королёва (национальный исследовательский университет)

<sup>2</sup>ФГУП «Научно – исследовательский институт «Экран», г. Самара

Описано устройство для подгонки толстоплёночных резисторов к номинальному значению методом факельного разряда. Приведена структурная схема устройства. Рассмотрен принцип его работы. Устройство позволяет повысить точность и расширить функциональные возможности процесса подгонки.

*Подгонка, толстоплёночный резистор, устройство для подгонки, состав, принцип работы, точность, функциональные возможности.*

### Введение

Типовой технологический процесс изготовления толстоплёночных плат микросборок не обеспечивает высокой точности толстоплёночных резисторов. Разброс сопротивлений по плате, как правило, превышает  $\pm 10\%$ . Для обеспечения требуемой точности сопротивлений плёночных резисторов используют подгонку к номинальному значению. В [1,2] описаны устройства для подгонки толстоплёночных резисторов методом факельного разряда.

Недостатками данных устройств являются низкая точность и ограниченные функциональные возможности, связанные с тем, что в процессе подгонки они не исключают образования дефектов в резистивной плёнке из-за превышения допустимого уровня энергии факельного разряда, не обеспечивают регулировки этого уровня для ряда материалов, не обеспечивают повторного включения разряда и не позволяют автоматически задавать энергию факельного разряда в зависимости от температуры испарения резистивной пленки.

Цель работы – повышение точности и расширение функциональных возможностей процесса подгонки.

Структурная схема предлагаемого устройства приведена на рис. 1.

Устройство содержит первый источник опорного напряжения 1, устройство сравнения 2, измеритель сопротивления 3, аналого-цифровой преобразователь (АЦП) 4, блок повторного включения разряда 5, регистр сдвига 6, мультивибратор 7, элементы И 8-1 ... 8-n, второй источник опорного напряжения 9, цифро-аналоговый преобразователь (ЦАП) 10, блок выбора наименьшего значения напряжения 11, генератор факельного разряда 12, коммутатор 13, рабочие электроды 14-1 ... 14-n, подгоняемый резистор 15, подложкодержатель 16, компаратор 17, дополнительный электрод 18, третий источник опорного напряжения 19.

Выход мультивибратора 7 подключён также к управляющему входу измерителя сопротивления 3. Первый вход каждого из элементов И 8-1 ... 8-n подключён к одноимённому выходу АЦП 4, а выход каждого из них связан с одноимённым входом ЦАП 10 и одноимённым управляющим входом коммутатора 13, каждый из выходов которого подключён к одноимённому рабочему электроду 14-1...14-n. Рабочие электроды 14-1 ... 14-n имеют индивидуальный установочный зазор между вершиной излучающего конуса и поверхностью резистора 15, закреплённого на подложкодержателе 16. Второй вход каждого из элементов И 8-1 ... 8-n подключён к одноимённому выходу регистра

сдвига 6. В устройстве дополнительно ЦАП 6 – реверсивным, а коммутатор 13 снабжён 10 выполнен умножающим, регистр сдвига 6 – реверсивным, а коммутатор 13 снабжён дополнительными входом и выходом.

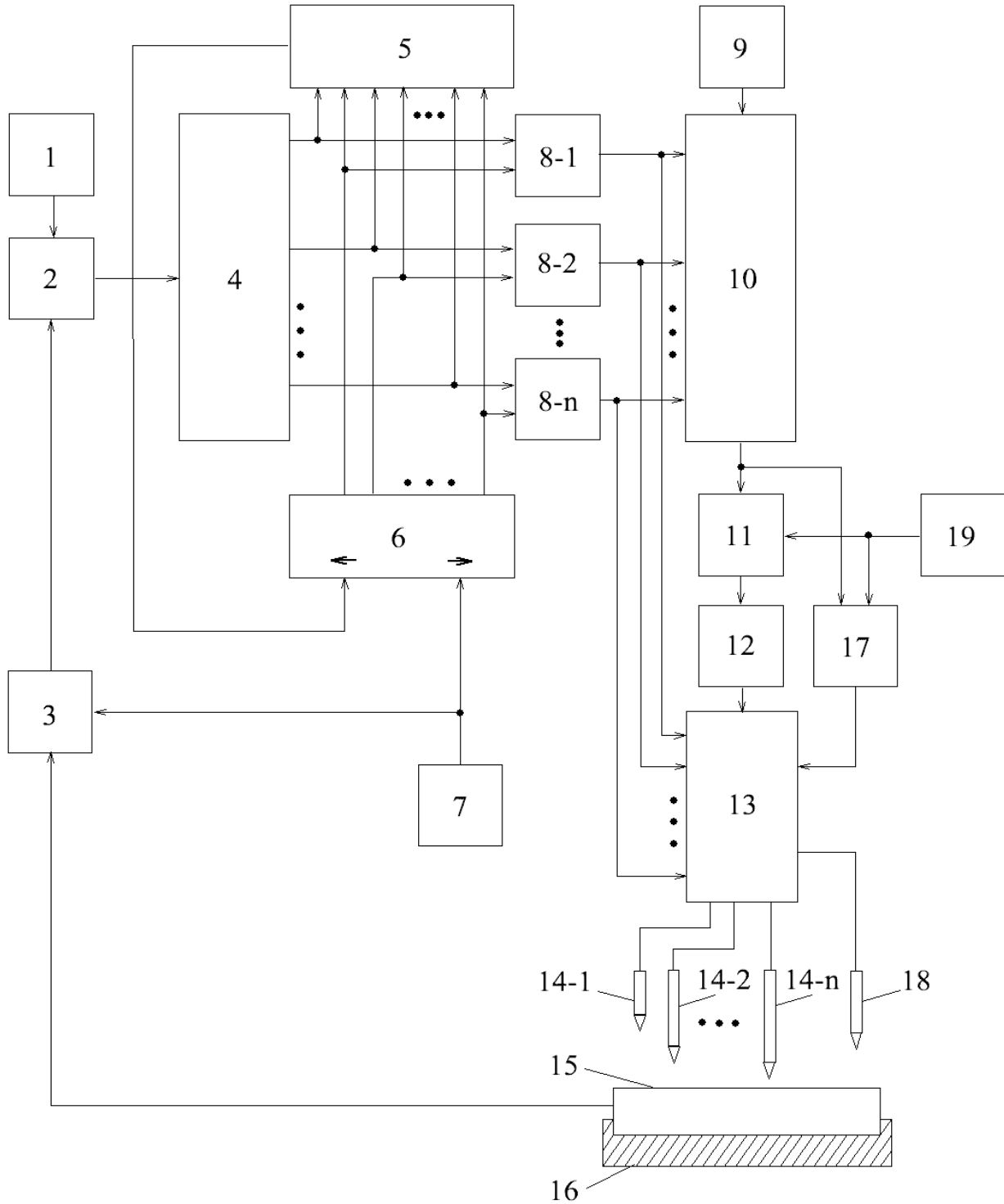


Рис. 1. Структурная схема устройства для подгонки толстоплёночных резисторов

Выход дополнительно введённого второго источника опорного напряжения 9 подключён к аналоговому входу ЦАП 10. Первый и второй входы каждой пары входов дополнительно введённого блока повторного включения разряда 5 подключены также к одноимённым выходам соответственно АЦП 4 и регистра сдвига 6. Вход сдвига данных влево регистра сдвига 6 связан с выходом блока повторного включения разряда 5. Первые входы дополнительно введённых блока выбора наименьшего значения напряжения 11 и компаратора 17 объединены и подключены к выходу ЦАП 10, а их вторые входы объединены и подключены к выходу дополнительно введённого третьего источника опорного напряжения 19. Выход блока выбора наименьшего значения напряжения 11 подключён ко входу генератора факельного разряда 12. Выход компаратора 17 связан с дополнительным входом коммутатора 13, а его дополнительный выход подключен к дополнительно введённому электроду 18. Дополнительный электрод 18 имеет индивидуальный установочный зазор между вершиной излучающего конуса и поверхностью резистора 15.

Устройство работает по двухтактной схеме следующим образом.

В течение первого такта с помощью измерителя сопротивления 3 измеряется сопротивление подгоняемого резистора 15. При этом измеритель сопротивления 3 формирует постоянное напряжение, пропорциональное этому сопротивлению, которое сохраняется на протяжении двух тактов. Команда об измерении значения подгоняемого резистора и поддержании неизменным полученного уровня выходного напряжения измерителя сопротивления 3 подаётся от мультивибратора 7. Его выходные сигналы имеют прямоугольную форму. При "нулевых" уровнях этих импульсов (первый такт) в устройстве для подгонки резисторов происходит измерение сопротивления подгоняемого резистора 15 и формирование пропорционального ему выходного напряжения измерителя 3. Вместе оба эти процесса занимают незначительную часть первого такта, поэтому большая часть первого такта и весь

второй такт (т. е. практически два такта) на выходе измерителя сопротивления 3 поддерживается сформированное постоянное напряжение. Измеритель сопротивления 3, формирующий напряжение, пропорциональное величине сопротивления, может быть реализован на базе мостовой схемы или готового цифрового измерителя сопротивления.

В устройстве сравнения 2, реализованном на базе вычитателя напряжения, определяется разность выходных напряжений измерителя сопротивления 3 и источника опорного напряжения 1 (последнее пропорционально предельному значению сопротивления подгоняемого резистора 15). АЦП 4 формирует цифровой код, пропорциональный его входному напряжению (разностному сигналу на выходе устройства сравнения 2). АЦП 4 содержит  $n$  разрядов, причём "вес" каждого последующего разряда, начиная со второго, меньше предыдущего в два раза.

В первоначальный момент работы устройства для подгонки резисторов на первом выходе регистра сдвига 6 формируется логическая "1", которая поступает на второй вход элемента И8 - 1, пропуская тем самым на выход элемента И8 - 1 сигнал, содержащийся на первом выходе АЦП 4. Если выходной сигнал элемента И8 - 1 - есть логическая "1" (она поступает на первый вход ЦАП 10), то в течение второго такта на выходе ЦАП 10 поддерживается постоянное напряжение, пропорциональное «весу» его первого (старшего) разряда. В блоке выбора наименьшего значения напряжения 11 сравниваются (по уровню) выходное напряжение ЦАП 10 и выходное напряжение третьего источника опорного напряжения 19 и на выход блока 11 проходит наименьшее из них. Выходное напряжение третьего источника 19 пропорционально предельно допустимому значению мощности генератора факельного разряда 12, ещё не приводящему к дефектам подгоняемого резистора 15.

Если выходное напряжение ЦАП 10 не превышает значение напряжения третьего источника опорного напряжения 19, то на выход блока выбора наименьшего значения напряжения 11 проходит выходное напряже-

ние ЦАП 10, в соответствии с которым в течение второго такта генератор факельного разряда 12 излучает энергию, пропорциональную «весу» первого (старшего) разряда. На выходе компаратора 17 при этом формируется логический «0».

Одновременно с поступлением логической «1» на первый вход ЦАП 10 и включением генератора факельного разряда 12 происходит её подача и на первый управляющий вход коммутатора 13, в результате чего выход генератора факельного разряда 12 через коммутатор 13 оказывается подключённым к первому рабочему электроду 14-1. Между вершиной излучающего конуса рабочего электрода 14-1 и подгоняемым резистором 15 возникает факельный разряд, что приводит к испарению материала резистора и увеличению его сопротивления.

Если же выходное напряжение ЦАП 10 превышает значение напряжения третьего источника опорного напряжения 19 (такое возможно на старших разрядах ЦАП 10), то на выходе компаратора 17 формируется логическая «1», при этом на выход блока выбора наименьшего значения напряжения 11 проходит напряжение от источника 19, в соответствии с которым в течение второго такта генератор факельного разряда 12 излучает энергию, исключая при этом появление в резисторе 15 дефектов.

Одновременно с включением генератора факельного разряда 12 происходит подача логической «1» (с выхода компаратора 17) на дополнительный вход коммутатора 13, в результате чего выход генератора факельного разряда 12 через коммутатор 13 оказывается подключённым к дополнительному электроду 18. Происходит факельный разряд и испарение материала резистора 15 аналогично ранее описанному.

Здесь и в дальнейшем логическая «1» на выходе компаратора 17 блокирует подключение выхода генератора факельного разряда 12 через коммутатор 13 к рабочим электродам 14-1 ... 14-n, но обеспечивает подключение выхода генератора 12 к дополнительному электроду 18. Логический «0» на выходе компаратора 17, наоборот, блокирует подключение выхода генератора фа-

кельного разряда 12 к дополнительному электроду 18, но разрешает подключение к рабочим электродам 14-1 ... 14-n.

Если выходной сигнал элемента И8-1 есть логический «0» (он поступает на первые входы ЦАП 10 и коммутатора 13), то на выходе ЦАП 10 формируется нулевое значение напряжения, которое проходит на выход блока выбора наименьшего значения напряжения 11, при этом включение генератора факельного разряда 12 и коммутация его выходного сигнала на первый рабочий электрод 14-1 не производится.

Если имело место включение генератора факельного разряда 12, соответствующее выходному напряжению - «весу» первого разряда ЦАП 10 или выходному напряжению третьего источника опорного напряжения 19, то при новом цикле контроля величины сопротивления подгоняемого резистора 15 на выходах АЦП 4 формируется цифровой код, пропорциональный своему новому входному напряжению. Если включение генератора факельного разряда 12 не производилось, то код на выходах АЦП 4 остаётся прежним и для нового цикла контроля.

Если новый цифровой код на выходах АЦП 4 вновь содержит логическую «1» в первом разряде, то на выходе блока повторного включения разряда 5 формируется логическая «1». Она поступает на вход сдвига данных влево регистра сдвига 6, перемещая логическую «1» с его первого выхода на выход предыдущего разряда для того, чтобы при новом входном импульсе мультивибратора 7 логическая «1» вновь оказалась на его первом выходе и могла быть использована повторно. При отсутствии такой коррекции в работе регистра сдвига 6, вторым импульсом от мультивибратора 7 логическая «1» с первого выхода перемещается на второй выход регистра сдвига 6, первый разряд оказывается повторно неотработанным, так как требуемое приращение сопротивления 15 остаётся больше приращения сопротивления, которое только что обеспечил первый разряд, что приводит к нарушению процесса подгонки.

Если новый цифровой код на выходах АЦП 4 после первого такта работы устройства не содержит логическую «1» в первом

разряде, то на выходе блока повторного включения разряда 5 формируется логический «0», который не блокирует перемещение логической «1» на второй выход регистра сдвига 6 с приходом импульса от мультивибратора 7.

Блок повторного включения разряда 5 для всех разрядов регистра сдвига 6 работает одинаково и обеспечивает необходимое число повторных включений любого из разрядов. При этом для каждого из разрядов используется своя пара сигналов, снимаемых с одноимённых выходов АЦП 4 и регистра сдвига 6, соответственно.

Если цифровой код на выходах АЦП 4 содержит логическую "1" во втором разряде, то с перемещением логической «1» во время второго такта на второй выход регистра сдвига 6 включается генератор факельного разряда 12. Поскольку выходное напряжение ЦАП 10, соответствующее «весу» второго разряда, в большинстве практических случаев оказывается ниже значения напряжения третьего источника опорного напряжения 19, оно как наименьшее проходит на выход блока 11 и задаёт режим работы генератора факельного разряда 12 с излучающей энергией, пропорциональной «весу» второго разряда ЦАП 10. Если выходное напряжение источника 19 оказывается ниже выходного напряжения ЦАП 10, соответствующего «весу» его второго разряда, то управление энергией генератора факельного разряда 12 производится от третьего источника опорного напряжения 19 через блок выбора наименьшего значения напряжения 11 аналогично вышеописанному.

Одновременно с поступлением логической "1" на второй вход ЦАП 10 и включением генератора факельного разряда 12, происходит её подача на второй управляющий вход коммутатора 13, в результате чего выход генератора факельного разряда 12 через коммутатор 13 оказывается подключённым ко второму рабочему электроду 14 – 2. Между вершиной излучающего конуса рабочего электрода 14 – 2 и подгоняемым резистором 15 возникает факельный разряд, что

приводит к испарению материала резистора и увеличению его сопротивления.

Энергия генератора факельного разряда 12, соответствующая "весу" второго разряда, такова, что приращение сопротивления резистора 15 будет в два раза меньше, чем в случае использования энергии, соответствующей «весу» первого разряда.

В дальнейшем цикл контроля сопротивления подгоняемого резистора 15 и выжигание части его слоя многократно повторяется. Поэтому при отсутствии повторного включения разрядов каждый раз (по сравнению с предыдущим циклом) обеспечивается меньшее (в 2 раза) приращение сопротивления при наличии логической "1" в соответствующем разряде. Повторное включение разряда обеспечивает на нём одинаковое с предыдущим приращение сопротивления. В итоге значение сопротивления подгоняемого резистора 15 постепенно приближается к установочному значению.

Преимуществами устройства по сравнению с известными являются повышенная точность и расширенные функциональные возможности подгонки, которые достигаются путём использования умножающего ЦАП 10 и введения второго источника опорного напряжения 9 (они обеспечивают автоматическое задание энергии факельного разряда в зависимости от температуры испарения резистивной пленки), путём снабжения коммутатора 13 дополнительными входом и выходом и введения третьего источника опорного напряжения 19, блока выбора наименьшего значения напряжения 11, компаратора 17 и дополнительного электрода 18, исключающих образование дефектов в резистивной плёнке из-за превышения допустимого уровня энергии факельного разряда и обеспечивающих регулировку этого уровня для ряда материалов. Использование реверсивного регистра сдвига 6 и введение блока повторного включения разряда 5 обеспечивают повторное включение любого разряда необходимое число раз в том случае, когда требуемое приращение сопротивления 15 остаётся больше приращения сопротивления, которое обеспечил только что отработанный разряд.

### Библиографический список

1. Пиганов М.Н., Волков А.В. Подгонка сопротивления толстопленочных резисторов методом факельного разряда // Техника средств связи. Сер. Технология производства и оборудование. 1985. Вып. 2. С.29-35.
2. Пиганов М.Н., Буров Н.И., Лофицкий И.В. Автоматизированная установка для подгонки толстопленочных резисторов // Техника средств связи. Сер. Технология производства и оборудование. 1989. Вып. 2. С. 50-53.
3. Пиганов, М.Н., Шопин Г.П., Столбиков А.В. Устройство для подгонки толстопленочных резисторов. Пат. 2371797. Российская Федерация МПК H01C 17/22.; заявитель и патентообладатель: Самарский государственный аэрокосмический университет. № 2008127155/09; заявл. 03.07.2008, опублик. 27.10.2009. Бюл. №30. 9 с.

### Информация об авторах

**Пиганов Михаил Николаевич**, доктор технических наук, профессор, профессор кафедры конструирования и технологии электронных систем и устройств, Самарский государственный аэрокосмический университет имени академика С.П. Королёва (национальный исследовательский университет). E-mail: [piganov@ssau.ru](mailto:piganov@ssau.ru). Область научных интересов: контроль, управление качеством радиоэлектронной аппаратуры.

**Шопин Геннадий Павлович**, кандидат технических наук, доцент, доцент кафедры конструирования и технологии электронных систем и устройств, Самарский государственный аэрокосмический университет имени академика С.П. Королёва (национальный исследовательский университет). E-mail: [kipres@ssau.ru](mailto:kipres@ssau.ru). Область научных интересов:

методы и устройства контроля радиоэлектронной аппаратуры.

**Столбиков Александр Владимирович**, инженер, Самарский государственный аэрокосмический университет имени академика С.П. Королёва (национальный исследовательский университет).

E-mail: [kipres@ssau.ru](mailto:kipres@ssau.ru). Область научных интересов: точность тонкопленочных микросборок.

**Ерендеев Юрий Петрович**, главный технолог, ФГУП «Научно – исследовательский институт «Экран». E-mail: [eyr51@mail.ru](mailto:eyr51@mail.ru). Область научных интересов: технология поверхностного монтажа, электронные узлы, защитные покрытия, паянные соединения.

### DEVICE FOR FITTING THICK-FILM RESISTORS

© 2014 M.N. Piganov<sup>1</sup>, G.P. Shopin<sup>1</sup>, A.V. Stolbikov<sup>1</sup>, Y.P. Erendeev<sup>2</sup>

<sup>1</sup>Samara State Aerospace University, Samara, Russian Federation

<sup>2</sup>FSUE "Scientific - Research Institute " Display", Samara, Russian Federation

This work presents device for fitting thick-film resistors to nominal value by single-electrode discharge method. Structural circuit of device is included. Work demonstrates principles of this device's work. Device provides increasing of precision and expanding of fitting ability.

*Fitting, thick-film resistor, fitting device, constitution, principles of work, precision, functional power.*

### Reference

1. Piganov M.N., Volkov A.V. Device for fitting thick-film resistors by single-electrode discharge method. // Communication technology. Ser. Production technology and equipment. 1985. 2<sup>nd</sup> publ. P.29-35. (In Russ.)
2. Piganov M.N., Burov N.I., Lophicky I.V. Automation system for thick-film resistors fitting // Communication technology. Ser. Production technology and equipment. 1989. 2<sup>nd</sup> publ. P.50-53. (In Russ.)
3. Piganov M.N., Shopin G.P., Stolbikov A.V. Ustroystvo dlya podgonki tolstoplenochnih rezistorov [Device for fitting thick-film resistors]. Patent 2371797. RF IPC N01S 17/22; applicant and patent owner: Samara state aerospace university. №2008127155/09; (decl. 03.07.2008, publ. 27.10.2009. Bul. №30. 9 p.)

### About the authors

**Piganov Mikhail Nikolaevich**, Doctor of Sciences (Engineering), professor, professor of the Department of Design and Technology of Electronic Systems and Devices, E-mail: [pi-ganov@ssau.ru](mailto:pi-ganov@ssau.ru). Area of research: control, quality control of electronic equipment.

**Shopin Gennady Pavlovich**, Candidate of Sciences (Engineering), assistant professor, associate professor of the Department of Design and Technology of Electronic Systems and Devices, E-mail: [kipres@ssau.ru](mailto:kipres@ssau.ru). Area of re-

search: methods and control device of electronic equipment.

**Stolbikov Alexander Vladimirovich**, engineer, E-mail: [kipres@ssau.ru](mailto:kipres@ssau.ru). Research interests: accuracy of thin-film micro assembly.

**Erendeev Yuriy Petrovich**, chief Technologist, FSUE "Scientific - Research Institute "Display". E-mail: [eyp51@mail.ru](mailto:eyp51@mail.ru). Area of research: surface mount technology, electronic components, protective coatings, solder joints.