

УДК 621.396.6.04.(075)

## ДИАГНОСТИКА ВЫЧИСЛИТЕЛЬНЫХ МОДУЛЕЙ САМОЛЁТА SUPERJET-100 МЕТОДОМ ГРАНИЧНОГО СКАНИРОВАНИЯ

© 2014 В. М. Гречишников<sup>1</sup>, А. А. Курицкий<sup>1</sup>, И. Ю. Мануйлов<sup>2</sup><sup>1</sup> Самарский государственный аэрокосмический университет  
имени академика С.П. Королёва (национальный исследовательский университет)<sup>2</sup> ОАО «Ульяновское конструкторское бюро приборостроения»

В статье рассматриваются вопросы поиска, локализации и идентификации производственных дефектов печатных плат цифровых модулей бортового оборудования самолёта Superjet-100 с использованием метода граничного сканирования.

*Граничное сканирование, печатная плата, JTAG-интерфейс, дефекты, диагностика, тестовое покрытие, локализация и визуализация дефектов.*

### Введение

В настоящее время для выявления производственных дефектов печатных плат (ПП) большинство разработчиков и производителей пользуются функциональными тестами. При штатном прохождении тестовой задачи изделие признаётся полностью работоспособным. Однако если в процессе функционального тестирования выявлены отклонения от ожидаемого результата, то возникает задача по поиску причины отказа. Чаще всего такими причинами являются производственные дефекты: отсутствие на плате необходимых компонентов, несоблюдение «цокелёвки» при установке элемента на ПП, наличие коротких замыканий «к.з.», не санкционированных потенциалов и непропаянных контактов.

В этом случае поиск дефектов на собранных ПП, особенно многослойных и содержащих микросхемы в BGA корпусах, становится весьма трудоёмкой, а зачастую и неразрешимой задачей, требующей значительных затрат рабочего времени и высокой квалификации персонала. Во многих случаях это приводит к полной выбраковке дорогостоящих ПП и, следовательно, к неоправданным материальным затратам.

В последние годы рядом зарубежных фирм активно рекламируются аппаратно-программные средства поиска и локализации производственных дефектов ПП. Наиболее широко представлены разработки таких фирм, как Flynn Systems (США), Corelis (США), JTAG-Technologies (Голландия), Goepel Electronics GmbH (Германия), JTAG TEST (Израиль).

Как показал анализ мировых достижений, наиболее широким набором функциональных возможностей обладают технологии граничного сканирования на основе встроенного в цифровые микросхемы высокой степени интеграции (ПЛИС, микроконтроллеры) JTAG-интерфейса. Основными преимуществами JTAG-технологий, наряду с возможностью «заливки» ПО, являются [1, 2]:

- возможность закладывать максимально высокий уровень тестового покрытия на этапе разработки принципиальной схемы устройства с визуализацией её «узких мест»;

- выбор элементной базы с учётом максимального тестового покрытия;

- оценивание уровня тестового покрытия будущего изделия по его программным моделям без дорогостоящего физического эксперимента;

- расширение области диагностического покрытия за счёт подключения к изделию внешних плат, содержащих элементы, поддерживающие JTAG-интерфейс;

- проведение оперативного поиска, локализации, визуализации и идентификации дефектов на виртуальных и реальных печатных платах;

- на основе таких технологий могут быть созданы рабочие места по контролю и диагностике собранных печатных плат, не требующие высокой квалификации персонала в области практического программирования.

В результате проведённого анализа аппаратно-программных средств диагностики печатных плат предпочтение было отдано пакету Provision (фирма JTAG-Technologies, Голландия). Это связано с тем, что данный пакет обладает более широким набором функций и более высоким уровнем автоматизации диагностических процедур по сравнению с другими аппаратно-программными средствами.

В качестве тестируемого изделия была выбрана печатная плата МВД-10 (модуль ввода данных), входящая в состав бортового радиоэлектронного оборудования самолёта Superjet-100.

Целью исследований является экспериментальное подтверждение возможностей выявления, локализации и идентификации искусственно привнесённых в эталонную плату дефектов типа «короткое замыкание» и «непропаянный контакт» под микросхемами в корпусах типа BGA, к ножкам которых после монтажа на плате нет физического доступа с помощью измерительных средств.

### **Назначение платы и характеристика примененной элементной базы**

Модуль выдачи данных МВД-10 предназначен для обеспечения достоверности выдаваемых данных различными

источниками информации (вычислительными устройствами) методом сравнения информационных потоков, передаваемых по нескольким каналам.

Для реализации заданных алгоритмов обработки информации в модуле МВД-10 используются три идентичных ПЛИС (D5, D30, D36): EP3C55F484I7 (Altera) (здесь и далее приводятся ссылки на условные обозначение компонентов платы в соответствии с принципиальной схемой [3]).

Каждая из указанных ПЛИС имеет полноценный встроенный JTAG-интерфейс поддерживают стандарт IEEE 1149.1, порты JTAG-интерфейсов данных ИМС выведены на отдельные внешние разъёмы X2, X3, X4 [4].

Конфигурирующая память на ИМС (EPCS16SI8N) только двумя выводами подключена к ячейкам регистров граничного сканирования ПЛИС и поэтому имеет незначительные возможности по тестированию линий связи.

Остальные компоненты схемы модуля МВД-10 не имеют встроенного JTAG-интерфейса и представляют собой кластерные области, которые также могут быть протестированы. На рис.1 показаны компоненты, имеющие встроенный JTAG-интерфейс (серого цвета) и кластерные области (светло-серого цвета), которые доступны для тестирования методом граничного сканирования при условии использованием дополнительного внешнего оборудования в виде плат DIOS [1].

Из анализа структуры и расположения JTAG-интерфейсов ИМС ПЛИС (D5, D30 и D36) на плате модуля МВД-10 следует, что с помощью JTAG-интерфейса обеспечивается доступ к основным шинным магистралям схемы, и это в принципе позволяет диагностировать их состояние (разрывы, короткие замыкания, несанкционированный потенциал, дефекты подтягивающих резисторов).

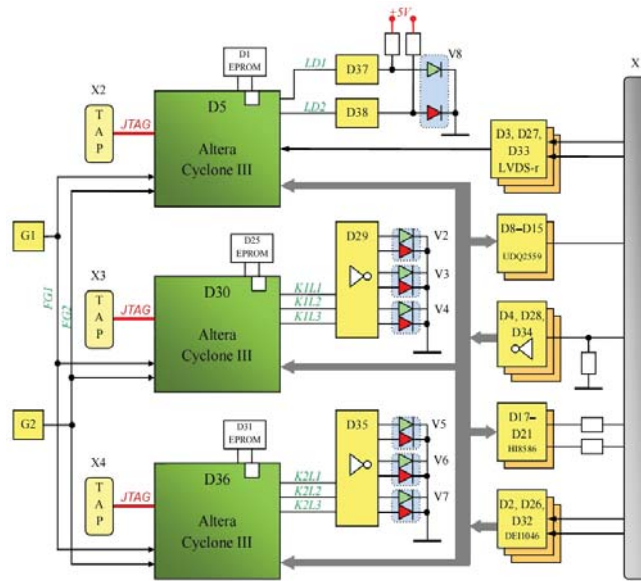


Рис. 1. Микросхемы с элементами периферийного сканирования (серого цвета) и кластерные области (светло-серого цвета) на плате модуля МВД-10

### Разработка проекта для периферийного сканирования платы МВД-10

Разработка проекта по периферийному тестированию платы модуля МВД-10 в пакете ProVision требует использования первичной проектной документации: файла межкомпонентных связей (принципиальной схемы NetList) и файлов описания JTAG-интерфейса ПЛИС формата «BSDL»[4].

Соответствующий файл принципиальной схемы модуля МВД-10 – «net10.net» был предоставлен разработчиком изделия.

Файлы описания структуры JTAG-интерфейса ПЛИС EP3C55F484I7 (Altera) и «EP3C55F484.BSD» были получены из технической документации производителя [5].

Исходная информация в виде файла net-листа была введена в проект с помощью окна-подсказки, показанного на рис. 2.

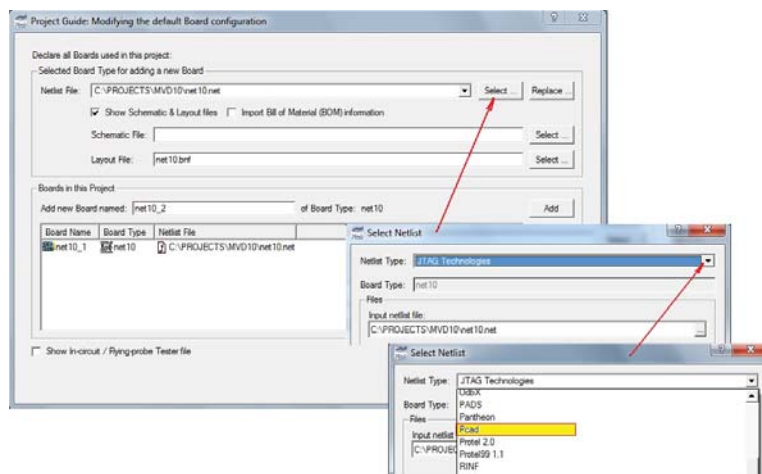


Рис. 2. Ввод файла принципиальной схемы МВД-10 «net10.net» в проект

Для правильной идентификации файла net-листа программой ProVision необходимо указать, в какой проектной среде (в рассматриваемом случае Pcad) был сгенерирован данный файл.

После ввода исходных данных был сформирован список всех компонентов принципиальной схемы модуля МВД-10 в Device Manager программы ProVision.

В этом списке каждому компоненту схемы необходимо подобрать его диагно-

стическую модель (рис. 3). С этой целью для каждого компонента схемы осуществляется поиск или импорт подходящей модели опциями «Import Model» или «Find Model» из библиотеки пакета ProVision (C:\Bst32\ProVision\models\modellib).

Если модель не найдена в библиотеке, то её можно создать самостоятельно, используя опцию «Create Model» (рис. 3).

Device Type	Devices	Model File Source	Model Name	Package
74AHC14_P_LEFT	D4, D28, D34	generic_logic\ttl_14.model	TTL14	SO-14
EPCS16	D1, D25, D31	altera\epcs16.model	EPCS16	SOIC-16
MGDS	U1	gaia\mgdsi-10.model	MGDSI-10	Module-6
UDQ2559	D14, D15, D10, ...			
RM452-250	X1	generic_passive\connector.model	CONNECTOR	
SN65LVDS32_LEFT	D27, D3, D33	t\sm65vds32b.model	SN65LVDS32B	SOIC-16
1554LN1	D29, D35	generic_logic\ttl_04.model	TTL04	SO-14
CDNBS08_TUP	D22, D23, D24	generic_passive\assumed_passive.model	ASSUMED_PASSIVE	
INDUCT	L1, L2	generic_passive\emi_filter_3pin_gnd_pin2.model	EMI_FILTER_3PIN	
CAP_EL_VERT	C4, C8, C9	generic_passive\capacitor.model	CAPACITOR	
MAX1831	D6, D7	maxim\max1831.model	MAX1831	QSOP-16
R_GORIZ	R69, R70, R78, ...	generic_passive\resistor.model	RESISTOR	
HI-8586	D17, D18, D20, ...	holt\hi-8586.model	HI-8586	DIP-8
R_VERT	R3, R71, R11, R13, R15, ...	generic_passive\resistor.model	RESISTOR	
L59CB	V3, V4, V6, V5, V2, ...	generic_passive\assumed_passive.model	ASSUMED_PASSIVE	
CAP_GORIZ	C55, C3, C7, C71, C59, ...	generic_passive\capacitor.model	CAPACITOR	
DEI1046_LEFT	D26, D2, D32			
CAP_VERT	C2, C1, C5, C6, C10, ...	generic_passive\capacitor.model	CAPACITOR	
JTAG_CNP346_10CENTR	X3, X2, X4	generic_passive\connector.model	CONNECTOR	
MAX1818	D16			
MGDB	U2	gaia\mgdbi-10.model	MGDBI-10	Module-6
MAX8215	D39	maxim\max8215.model	MAX8215	DIP-14
EP3KU2	D36	C:\PROJECTS\MVD10\BSDL\EP3C55F484.BSD	EP3C55F484	FBGA484
GK-108	G1, G2	generic_logic\oscillator.model	OSCILLATOR	SMD-4
EP3C55_PIN	D5	C:\PROJECTS\MVD10\BSDL\EP3C55F484.BSD	EP3C55F484	FBGA484
DIOD	V1			
EP3KU1	D30	C:\PROJECTS\MVD10\BSDL\EP3C55F484.BSD	EP3C55F484	FBGA484
CAP_EL_GORIZ	C15, C14, C16, ...	generic_passive\capacitor.model	CAPACITOR	

Рис. 3. Поиск и подбор диагностических моделей компонент модуля МВД-10

Если модели не найдены в библиотеке или по каким-то причинам не созданы, как, например, для ИМС D10, D14, D15, D16 (пустые строки в таблице на рис. 3), то данные компоненты при тестировании программой ProVision не рассматриваются и из тестирования исключаются.

### Тестирование реальной платы МВД-10 методом периферийного сканирования

Созданный проект позволяет протестировать реальную плату МВД-10 и выявить на ней имитированные основные дефекты: короткое замыкание между линиями связи и разрыв цепи (непропай контакта).

Подключение платы МВД-10 по интерфейсу USB к персональному компью-

теру (PC), на котором установлен лицензионный пакет JTAG ProVision CD20+SP1+Visualizer 3.3 фирмы JTAG Technologies, осуществлялось с помощью двухпортового контроллера TAP портов JT 3705/USB.

На плате модуля МВД-10 расположены три отдельных внешних разъёма TAP портов JTAG-интерфейсов ПЛИС D5, D30 и D36. Для подключения трёх TAP портов платы МВД-10 к двум TAP портам контроллера JT3705/USB можно использовать различные варианты коммутации. Наиболее удобным, с минимальным числом дополнительных соединений, является вариант параллельно-последовательного подключения TAP портов платы МВД-10 к двухпортовому контроллеру JT3705/USB (рис. 4).

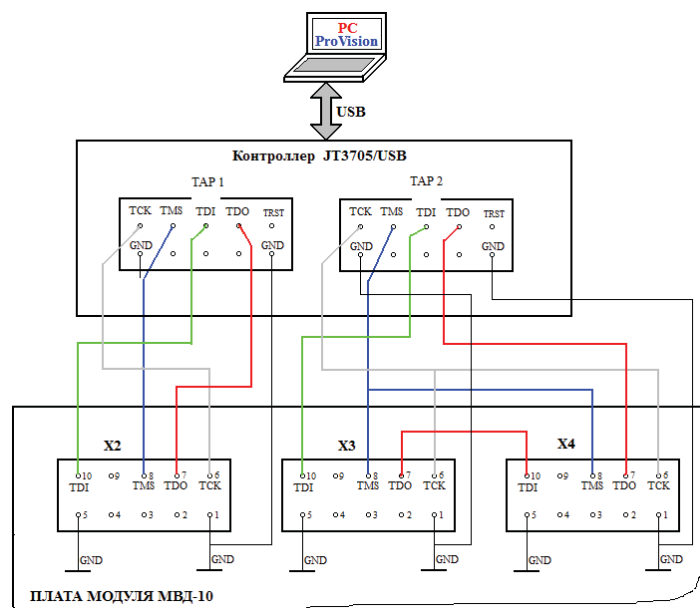


Рис. 4. Подключение платы МВД-10 к контроллеру TAP портов JT3705/USB

Конфигурирование соединения TAP портов контроллера с соответствующими TAP портам платы МВД-10 в TAP Connection программы ProVision показано на рис. 5. Для подключения к порту TAP2 контроллера двух последовательно соединённых в JTAG цепочке разъёмов X3 и X4 платы МВД-10 использована опция «Serial» – последовательное соединение портов TAP1 и TAP2.

Для проверки правильности формирования JTAG-цепочек, их надлежащего соединения с портами контроллера и отсутствия в них каких-либо дефектов был использован инфраструктурный тест «Infrastructure Test». Данный тест создан с помощью приложения «Application» про-

граммой ProVision. Описание методики создания инфраструктурного теста изложено в [6].

Результат выполнения инфраструктурного теста платы МВД-10 подтвердил отсутствие каких-либо дефектов на испытуемой плате, ранее протестированной функциональным тестом.

На рис. 6 показаны основные фрагменты выполнения инфраструктурного теста платы МВД-10: захват тестовых векторов в регистр инструкций (IR) для проверки целостности JTAG-цепочек и считывание идентификационного кода микросхем D5, D30 и D36, с помощью которого можно выявлять контрафактные микросхемы.

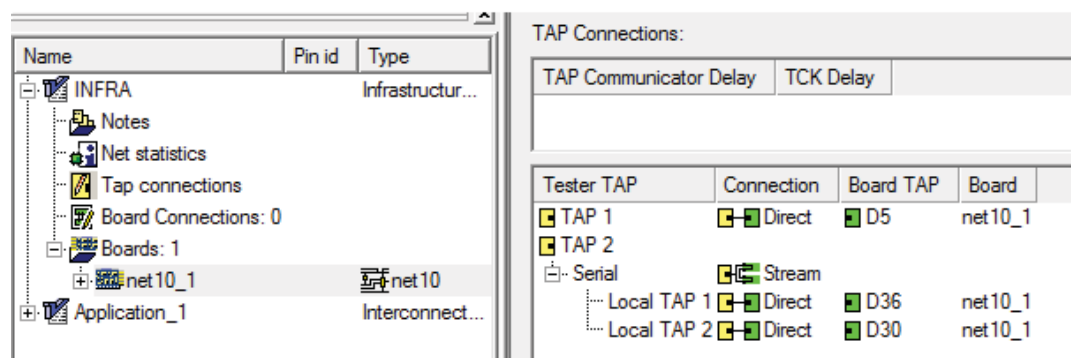


Рис. 5. Конфигурирование соединения TAP портов контроллера и платы МВД-10

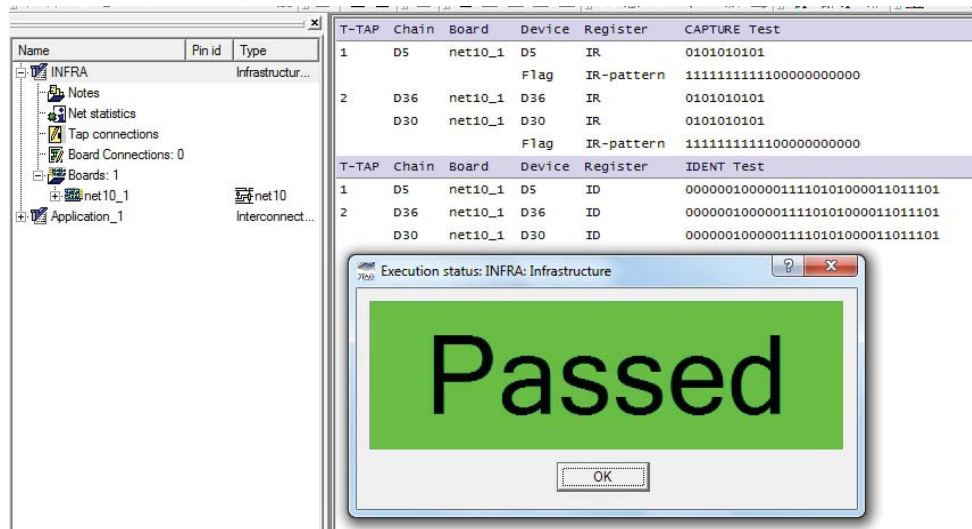


Рис. 6. Выполнение без ошибок инфраструктурного теста (IS Test) платы МВД-10

Безошибочное выполнение инфраструктурного теста (IS Test) позволяет с помощью приложения Application создать, сгенерировать и запустить тест межэлементных соединений «Interconnect Test».

Создание и выбор опций Interconnect Test изложено в [7]. На рис.7 представле-

ны окна установки опций, генерации и исполнения теста межэлементных связей, а на рис. 8 приведён результат выполнения Interconnect Test для эталонной платы МВД-10.

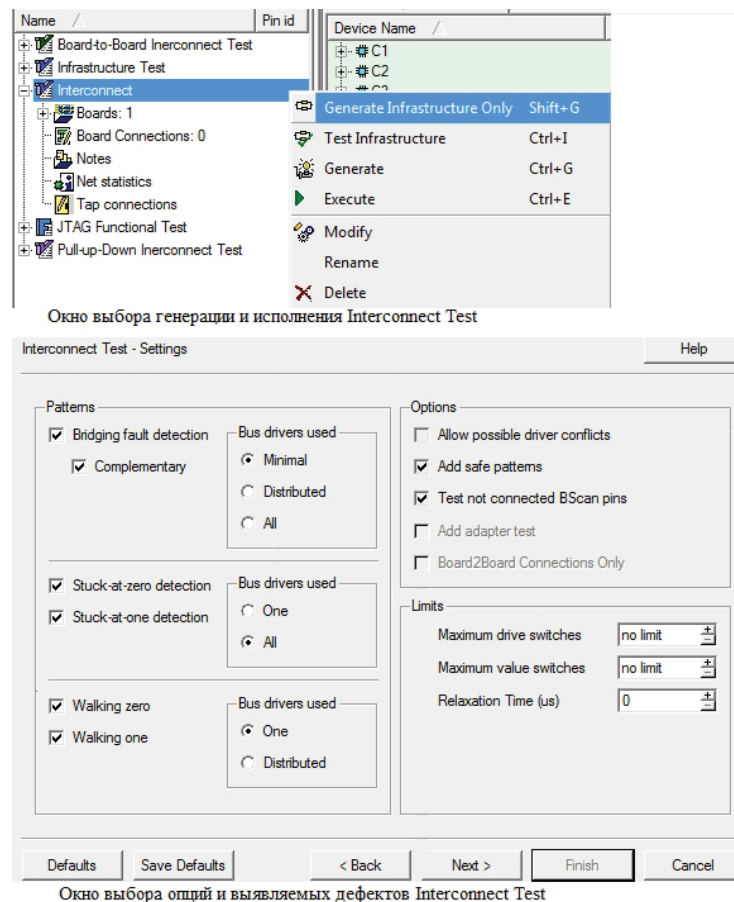


Рис. 7. Окна установки опций, генерации и исполнения теста межэлементных связей

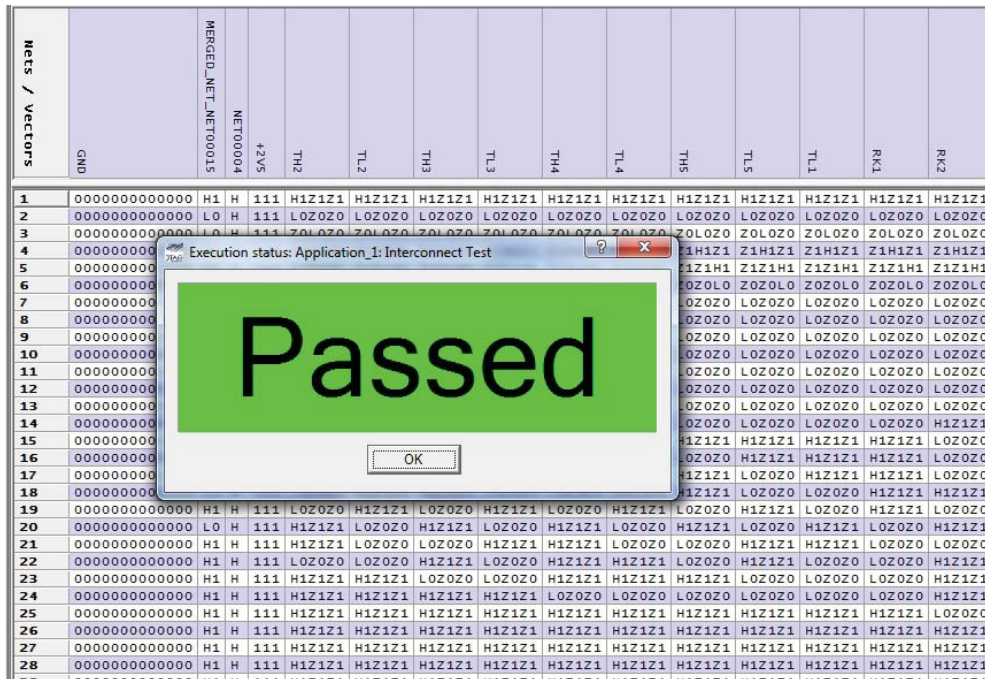


Рис. 8. Диагностическое поле векторов Drive-Sense эталонной платы МВД-10 и результат выполнения теста межэлементных связей

Выполнение теста межэлементных связей показывает, что предъявленная для тестирования плата МВД-10 не имеет каких-либо структурных дефектов, то есть является эталонной.

Одним из основных преимуществ метода периферийного сканирования является обнаружение структурных дефектов платы («к.з.», обрыва связей и т. п.) без физического доступа измерительного оборудования к её контактам. Для определения эффективности такой диагностики на эталонной плате МВД-10 были искусственно соданы два дефекта «к.з.» между линиями RK5 – RK6 и RK17 – RK18. Дефекты имитировались путём короткого замыкания соответствующих линий связи через переходные отверстия в плате (рис. 9).

Выполнением теста межэлементных связей (IC Test) оба дефекта были выявлены. При этом выполнение теста, естественно, показало наличие ошибок «Failed» (рис. 10).

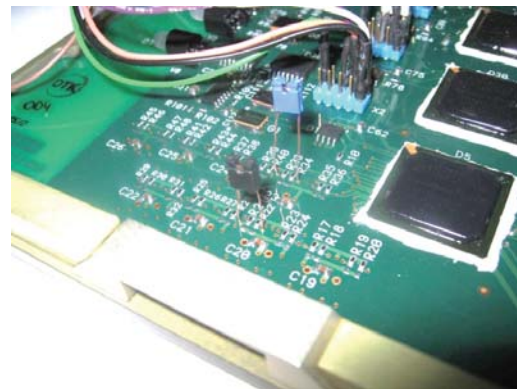


Рис. 9. Имитация дефекта «короткое замыкание» между линиями связи RK5 - RK6 и RK17 - RK18

Полученные несоответствия ожидаемых и фактически обнаруженных сигналов однозначно указывают на короткое замыкание между линиями связи RK5 – RK6 (первый дефект «к.з.») и RK17 – RK18 (второй дефект «к.з.»). Программа ProVision в диагностическом отчёте (рис. 11) однозначно указывает на наличие дефекта в виде замыкания «bridge» между указанными линиями связи.

Метр / Углерод	RK4	RK5	RK6	RK7	RK8	RK9	RK10	RK11	RK12	RK13	RK14	RK15	RK16	RK17	RK18	RK19	RK20
1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
2	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
3	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1
4	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1
5	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1
6	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0
7	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
8	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
9	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
10	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
11	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
12	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
13	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
14	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
15	LOZ0Z0	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
16	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0
17	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0
18	LOZ0Z0	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	LOZ0Z0	H1Z1Z1	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	LOZ0Z0
19	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0
20	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1
21	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	H1Z1Z1
22	H1Z1Z1	H1Z1Z1	LOZ0Z0	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
23	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
24	H1Z1Z1	H1Z1Z1	H1Z1Z1	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
25	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0	LOZ0Z0
26	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
27	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
28	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
29	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
30	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
31	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
32	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
33	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
34	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
35	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1

Рис.10. Дефекты «короткое замыкание», выявленные тестом IC Test в плате МВД-10

Defect(s)	Net(s) or Pin	Board	Net	Device	Pin Type	Pin Nr	Pin Id
Bridge	RK17, RK18	net_10_1	RK17	D36	BScan InOut	V1	IOV1
Bridge	RK5, RK6			D30	BScan InOut	V1	IOV1
				D12	-	9	-
				R33	InOut	1	1
				D5	BScan InOut	V1	IOV1
		net_10_1	RK18	D36	BScan InOut	V2	IOV2
				D30	BScan InOut	V2	IOV2
				D12	-	10	-
				R34	InOut	1	1
				D5	BScan InOut	V2	IOV2

Рис.11. Диагностический отчёт о наличии двух дефектов в виде короткого замыкания

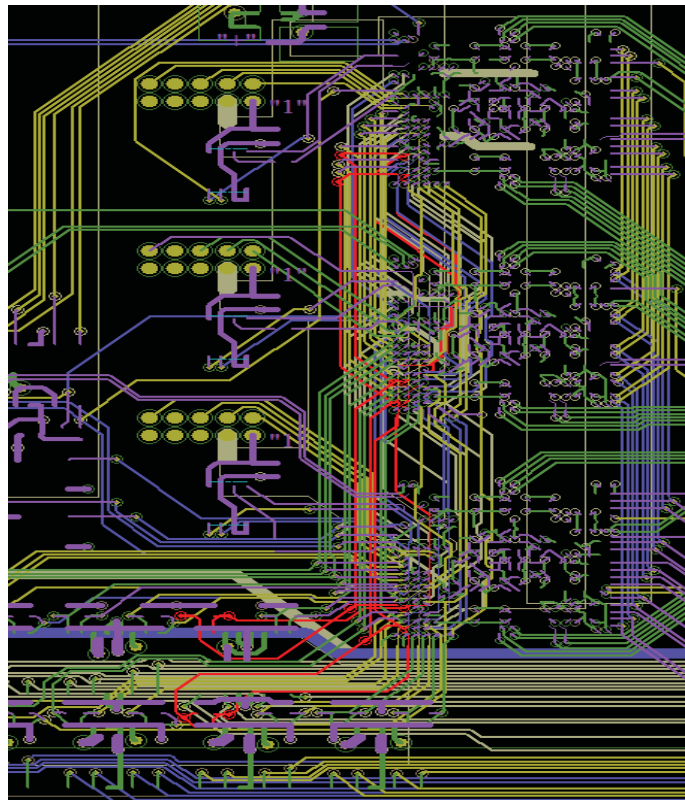


Рис.12. Визуализация дефектов типа «к.з.» между линиями связи RK5 - RK6 и RK17 - RK18



Однако программа не в состоянии указать, между какими именно выводами элементов (контактами) схемы возник дефект «к.з.». Такая же неопределённость в местоположении дефекта «к.з.» отображается при визуализации дефектов. Для визуализации дефектов в программе ProVision опцией «Export Coverage File For Visualizer» генерируется файл «net10\_Act Coverage. imsg» [8]. Открытием файла .img в Visualizer и подсветкой всех выбранных цепей получают изображение, показанное на рис.12.

На этом рисунке визуализация показывает четыре сигнальных линии, между парами которых возник дефект короткого замыкания. Определить по визуализации, между какими именно парами проводников, а тем более контактами, возник дефект «к.з.», не представляется возможным. В связи с этим является актуальным дальнейшее развитие методов локализации дефектов типа «к.з.» на печатных платах электронных изделий с помощью мощного диагностического инструмента – метода периферийного сканирования.

С помощью программы ProVision можно выявить также дефекты, обусловленные нарушением целостности проводников линий связи или некачественной пайкой контактов (непропай).

Неразрушающими плату МВД-10 методами создать дефект в виде разрыва линии связи не представляется возможным. В связи с этим было выполнено механическое прерывание соединительной линии RK5 между ИМС 36 и группой элементов: ИМС D5, D30, резистора R21 и входа 9 драйвера D9 (рис. 13).

Для безошибочной локализации дефекта типа «разрыв цепи» программой ProVision необходимо правильно установить порядок следования ИМС D30 и D36 в общей цепочке JTAG и в окне TAP Connector (рис.14).

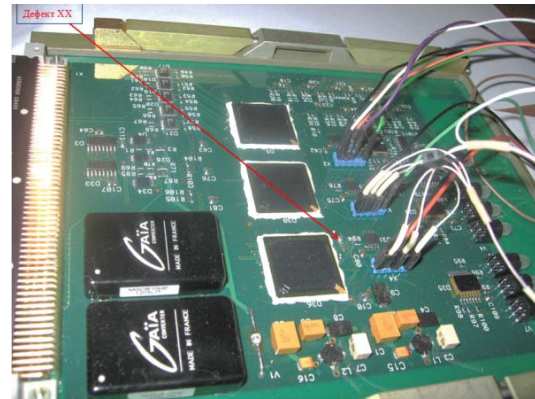


Рис.13. Общий вид платы МВД-10 с искусственно привнесённым дефектом в виде разрыва линии RK

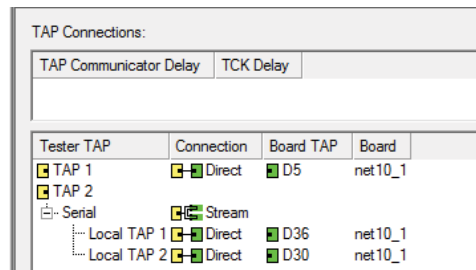


Рис. 14. Конфигурация подключения TAP портов ИМС D30 и D36 в JTAG-цепочке

Vectors	RK4	RK5	RK6	RK7	RK8	RK9
1	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
2	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
3	Z0 Z0L0Z0	Z0L0Z0	Z0L0Z0	Z0L0Z0	Z0L0Z0	Z0L0Z0
4	Z1 Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1	Z1H1Z1
5	H1 Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1	Z1Z1H1
6	L0 Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0	Z0Z0L0
7	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
8	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
9	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
10	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
11	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
12	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
13	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
14	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
15	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
16	Z0 H1Z1Z1	H1Z1Z1	H1Z1Z1	L0Z0Z0	L0Z0Z0	L0Z0Z0
17	Z1 L0Z0Z0	L0Z0Z0	H1Z1Z1	L0Z0Z0	H1Z1Z1	H1Z1Z1
18	Z0 L0Z0Z0	H1Z1Z1	H1Z1Z1	L0Z0Z0	L0Z0Z0	H1Z1Z1
19	Z1 L0Z0Z0	H1Z1Z1	L0Z0Z0	H1Z1Z1	L0Z0Z0	H1Z1Z1
20	Z0 H1Z1Z1	L0Z0Z0	H1Z1Z1	L0Z0Z0	H1Z1Z1	L0Z0Z0
21	Z1 H1Z1Z1	L0Z0Z0	L0Z0Z0	H1Z1Z1	H1Z1Z1	L0Z0Z0
22	Z0 H1Z1Z1	H1Z1Z1	L0Z0Z0	L0Z0Z0	H1Z1Z1	L0Z0Z0
23	Z1 L0Z0Z0	L0Z0Z0	L0Z0Z0	H1Z1Z1	H1Z1Z1	H1Z1Z1
24	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	L0Z0Z0	L0Z0Z0	L0Z0Z0
25	Z0 L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0	L0Z0Z0
26	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
27	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
28	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1
29	Z1 H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1	H1Z1Z1

Chain : D30  
Board : net10\_1  
Net : RK6  
Device : D30  
Pin Nr : AA2  
Device Cell : 930  
Vector : 1  
Cell Action : Sensor  
Cell Value : 1

843 errors    Nets:  Free    Fixed Drive    Fixed Sense

Рис.15. Наличие несовпадающих сигналов в поле векторов Drive-Sense для дефекта в виде обрыва линии связи RK5

Как и следовало ожидать, выполнение теста межэлементных связей (IC Test) показало наличие ошибки, а несовпадение сигналов в поле векторов Drive-Sense (рис.15) однозначно указало наличие дефекта в виде обрыва линии связи RK5.

Диагностическая таблица дефектов программы ProVision однозначно указывает на обрыв в линии подключения вывода AA1 (RK5) ИМС 36 к группе элементов D5, D30, R21 и D9 (рис.16).

Визуализация дефектного вывода AA1 микросхемы D36, подключаемого к линии RK5, однозначно локализует место образования данного дефекта непосредственно на разводке печатной платы (рис.17).

## Заключение

Проведённые исследования реальной платы МВД-10 с искусственно привнесёнными дефектами полностью подтвердили заявленные возможности пакета ProVision по диагностике дефектов, что делает целесообразным создание на его основе специализированных диагностических стендов для использования в реальных процессах производства печатных плат изделий авиационной электроники.

Defect(s)	Net(s) or Pin	Board	Net	Device	Pin Type	Pin Nr	Pin Id
Open pin	D36-AA1	net10_1	RK5	D36	BScan InOut	AA1	IOAA1
				D30	BScan InOut	AA1	IOAA1
				D5	BScan InOut	AA1	IOAA1
				D9	-	9	-
				R21	InOut	1	1

Рис. 16. Диагностическая таблица дефекта – обрыв вывода AA1 ИМС D36

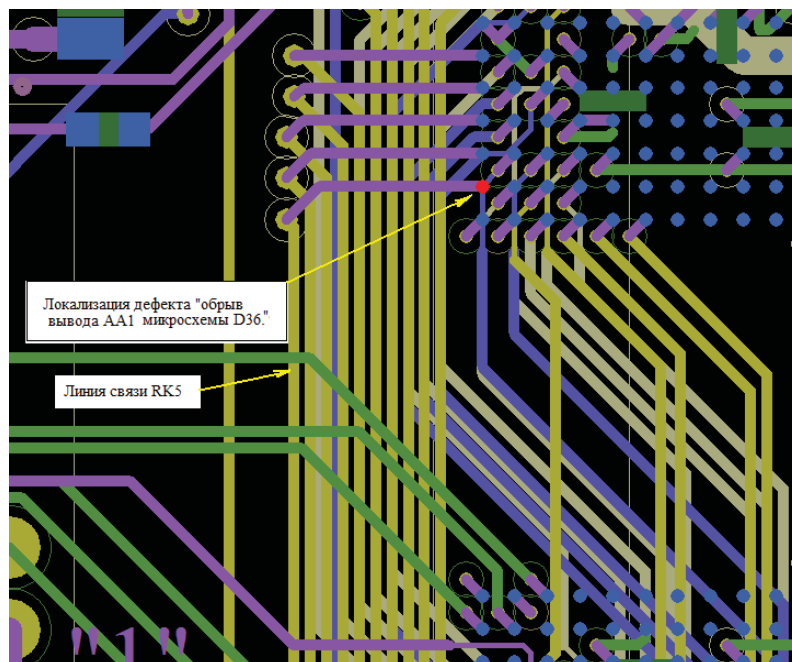


Рис.17. Визуализация дефекта обрыв вывода AA1 (линия RK5) ИМС D36

### Библиографический список

1. Иванов А.В. Новые возможности тестирования при помощи периферийного сканирования // Записки тестового инженера. Избранные статьи об электрическом контроле. Группа компаний Остэк. 2013. № 14. С. 18-21.
2. Стэнбридж Дж. Успехи и перспективы граничного сканирования // Электронные компоненты. 2013. № 1. С. 22-26.
3. Схема принципиальная модуля МВД-10. ОАО «Ульяновское конструкторское бюро приборостроения», 2012.
4. BSDL Files Library for JTAG. URL: <http://bsdl.info/view>.
5. Altera. Cyclone III Device Handbook, San Jose, CA 2012.
6. Раздел «Help» компьютерной программы ProVision; подраздел 3.2.1.0 «Infrastructure Test». CD20 2013-04.
7. Раздел «Help» компьютерной программы ProVision, подраздел 3.4.1.0 «Interconnect Test». CD20 2013-04.
8. Раздел «Help» компьютерной программы ProVision; подраздел 6.7.0.0 «Visualiser». CD20 2013-04.

### Информация об авторах

**Гречишников Владимир Михайлович**, доктор технических наук, профессор, заведующий кафедрой электротехники, Самарский государственный аэрокосмический университет имени академика С.П. Королёва (национальный исследовательский университет). E-mail: [gv@ssau.ru](mailto:gv@ssau.ru). Область научных интересов: измерения, контроль, диагностика в технических системах.

**Курицкий Александр Александрович**, кандидат технических наук, доцент кафедры электротехники, Самарский государственный аэрокосми-

ческий университет имени академика С.П. Королёва (национальный исследовательский университет). E-mail: [Kuritskiy@gmail.ru](mailto:Kuritskiy@gmail.ru). Область научных интересов: методы и технические средства автоматизированного контроля радиоэлектронных средств.

**Мануйлов Иван Юрьевич**, заместитель начальника научно-технического центра разработок, ОАО «Ульяновское конструкторское бюро приборостроения». E-mail: [manuylov@ukbp.ru](mailto:manuylov@ukbp.ru). Область научных интересов: авионика.

### DIAGNOSTICS OF COMPUTER MODULES OF THE SUPERJET-100 AIRCRAFT USING THE METHOD OF BOUNDARY SCAN

© 2014 V. M. Grechishyikov<sup>1</sup>, A. A. Kuritsky<sup>1</sup>, I. Y. Manuilov<sup>2</sup>

<sup>1</sup>Samara State Aerospace University, Samara, Russian Federation

<sup>2</sup>Public Joint - Stock Company “Ulyanovsk Instrument Manufacturing Design Bureau”, Ulyanovsk, Russian Federation

The article deals with the questions of search, localization and identification of manufacturing defects in printed boards of digital modules of the aircraft Superjet-100 avionics using the method of boundary scan.

*Boundary scan, printed circuit board, JTAG interface, defects, diagnostics, test coverage, localization and visualization of defects.*

## References

1. Ivanov A. V. New possibilities of testing using boundary scan // Notes of a test engineer. Selected articles on the electric control // Group of the companies Ostec. 2013. No. 14. C. 18-21. (In Russ.).
2. Stanbridge J. Boundary scan prospers in the design chips // Electronic components. 2013. № 1. P. 22-26. (In Russ.).
3. Principal diagram of the module MVD-10. Public Joint - Stock Company «Ulyanovsk Instrument Manufacturing Design Bureau», 2012.
4. BSDL Files Library for JTAG. URL: <http://bsdl.info.view>.
5. Altera. Cyclone III Device Handbook, Sant Jose, CA 2012.
6. Section «Help» of the computer program ProVision, subsection 3.2.1.0 «Infrastructure Test». CD20 2013-04.
7. Section «Help» of the computer program ProVision, subsection 3.4.1.0 «Interconnect Test». CD20 2013.
8. Section «Help» of the computer program ProVision, subsection 6.7.0.0 «Visualiser». CD20 2013-04.

## About the authors

**Grechishnikov Vladimir Mikhailovich**, Doctor of Science (Engineering), Professor, Head of the Department of Electrical Engineering, Samara State Aerospace University. E-mail: [gv@ssau.ru](mailto:gv@ssau.ru). Area of research: measurement, control, diagnostics in engineering systems.

**Kuritsky Alexander Alexandrovich**, Candidate of Science (Engineering), Associate Professor of the Electrical Engineering Department, Samara State Aerospace Uni-

versity. E-mail: [Kuritskiy@gmail.ru](mailto:Kuritskiy@gmail.ru). Area of research: methods and technical facilities of automated control of radio-electronic equipment.

**Manuilov Ivan Yurievich**, Deputy Head of the Research and Development Centre, Public Joint - Stock Company “Ulyanovsk Instrument Manufacturing Design Bureau”. E-mail: [manuylov@ukbp.ru](mailto:manuylov@ukbp.ru). Area of research: avionics.