

## Технология и методика обучающего эксперимента КМОП-микросхем

Р.О. Мишанов

Самарский национальный исследовательский университет им. акад. С.П. Королева  
443086, Российская Федерация, г. Самара  
Московское шоссе, 34

Рассмотрена методика обучающего эксперимента интегральных микросхем с КМОП-структурой. Проведен анализ конструктивно-технологических особенностей микросхем серии 765. Предложены схемы их включения и измерения основных параметров при проведении обучающего эксперимента. Сделан выбор методов и средств контроля информативных параметров в процессе исследовательских испытаний. Описан процесс выбора объема выборки. Определен подход к разработке программных исследовательских испытаний.

*Ключевые слова:* методика, обучающий эксперимент, микросхема, КМОП-структура, конструктивно-технологические особенности, серия 765, схемы включения, основные параметры, информативные параметры, объем выборки, исследовательские испытания, средства контроля.

### Введение

Постоянно возрастающие требования к качеству и надежности радиоэлектронных средств (РЭС) приводят к поиску различных методов, позволяющих своевременно определить величину показателей качества и надежности, предотвратить отказ и обеспечить необходимую работоспособность электрорадиоизделий (ЭРИ) и изделия в целом. Одним из таких перспективных методов является индивидуальное прогнозирование показателей качества и надежности, важнейшим этапом которого, наряду с обучением, экзаменом и прогнозированием, является обучающий эксперимент.

Обучающий эксперимент – это испытание в заданном режиме определенного количества (выборки) исследуемых изделий в течение требуемого времени, обычно равного времени последующего прогнозирования  $t_{np}$ , и определение фактического состояния каждого экземпляра выборки к моменту окончания испытания (обычно к моменту  $t_{np}$ ). Цель обучающего эксперимента состоит в получении необходимого массива исходных данных, т. е. такого массива, который требуется для последующего обучения [1].

Таким образом, важнейшим вопросом обучающего эксперимента является разработка методики его проведения. Автор [2] выделяет семь основных этапов общей методики для биполярных микросхем серии 286:

- анализ конструктивно-технологических особенностей ЭРИ и РЭС;
- разработка или уточнение схем включения для контроля их работоспособности и измерения основных параметров;
- выбор методов и средств контроля информативных параметров;
- определение объема выборки;
- разработка программы исследовательских испытаний;
- проведение исследовательских испытаний и экспериментов;
- анализ результатов испытаний и экспериментов.

Воспользуемся данной общей методикой для КМОП микросхем и оценим ее эффективность. Рассмотрим основные этапы.

### 1. Анализ конструктивно-технологических особенностей микросхем

Интегральные микросхемы (ИМС) 765 серии получили широкое применение в вычислительной технике, устройствах обработки цифровой информации, системах связи, измерительных устройствах, в гибридных интегральных микросхемах, микросборках, бортовой аппаратуре. Микросхемы серии 765 имеют бескорпусное исполнение и являются функциональными и параметрическими аналогами микросхем серии 564.

Таблица 1

Функциональное назначение микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1

Вид микросхемы	Функциональное назначение	Технические условия
765ЛН1-1	Шесть логических элементов «НЕ» с блокировкой и запретом	БКО.347.151 ТУ БКО.347.151 ТУЗ
765ИП2-1	4-х разрядная схема сравнения	
765ЛП2-1	Четыре логических элемента «Искл. ИЛИ»	

Таблица 2

Значения электрических параметров микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1

Наименование параметра	Вид микросхемы			Температура
	765ЛН1-1	765ИП2-1	765ЛП2-1	
Входной ток логического нуля, $I_{вх}^0$ , мкА, не более	0.05	0.05	0.05	+25 ± 10; -60 ± 3 °С
	1.0	1.0	1.0	+85 ± 3 °С
Входной ток логической единицы, $I_{вх}^1$ , мкА, не более	0.05	0.05	0.05	+25 ± 10; -60 ± 3 °С
	1.0	1.0	1.0	+85 ± 3 °С
Ток потребления в статическом режиме, $I_{пот.}$ , мкА, не более, при $U_{пит.} = 10$ В (5 В)	0.6 (1.0)	5.0 (200)	0.5 (30.0)	+25 ± 10; -60 ± 3 °С
	400 (60.0)	10 (600)	1.0 (60.0)	+85 ± 3 °С
Выходной ток логического нуля, $I_{вых.}^0$ , мА, не менее, при $U_{пит.} = 10$ В (5 В)	5.3 (2.3)	0.5 (0.4)	1.2 (0.6)	+25 ± 10 °С
	3.52 (1.6)	0.65 (0.28)	0.9 (0.45)	+85 ± 3 °С
	6.6 (2.7)	1.1 (0.5)	1.5 (0.75)	-60 ± 3 °С
Выходной ток логической единицы, $I_{вых.}^1$ , мА, не менее, при $U_{пит.} = 10$ В (5 В)	0.5 (0.5)	0.5 (0.5)	0.65 (0.3)	+25 ± 10 °С
	0.35 (0.35)	0.35 (0.35)	0.45 (0.21)	+85 ± 3 °С
	0.62 (0.62)	0.62 (0.62)	0.95 (0.45)	-60 ± 3 °С
Выходное напряжение логического нуля, $U_{вых.}^0$ , В, не более, при $U_{пит.} = 10$ В (5 В)	0.01 (0.01)	0.01 (0.01)	0.01 (0.01)	+25 ± 10; -60 ± 3 °С
	0.05 (0.05)	0.05 (0.05)	0.05 (0.05)	+85 ± 3 °С
Выходное напряжение логической единицы, $U_{вых.}^1$ , В, не менее, при $U_{пит.} = 10$ В (5 В)	9.99 (4.99)	9.99 (4.99)	9.99 (4.99)	+25 ± 10; -60 ± 3 °С
	9.95 (4.95)	9.95 (4.95)	9.95 (4.95)	+85 ± 3 °С
Максимальное выходное напряжение логического нуля, $U_{вых.маx}^0$ , В, не более, при $U_{пит.} = 10$ В (5 В)	2.90 (0.95)	1.0 (0.8)	2.90 (0.95)	+25 ± 10; -60 ± 3 °С
	2.90 (0.95)	1.0 (0.8)	2.90 (0.95)	+85 ± 3 °С
Минимальное выходное напряжение логической единицы, $U_{вых.миn}^1$ , В, не менее, при $U_{пит.} = 10$ В (5 В)	7.2 (3.6)	9.0 (4.2)	7.2 (3.6)	+25 ± 10; -60 ± 3 °С
	7.2 (3.6)	9.0 (4.2)	7.2 (3.6)	+85 ± 3 °С

**Таблица 3**

Предельные и предельно-допустимые электрические режимы эксплуатации микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1

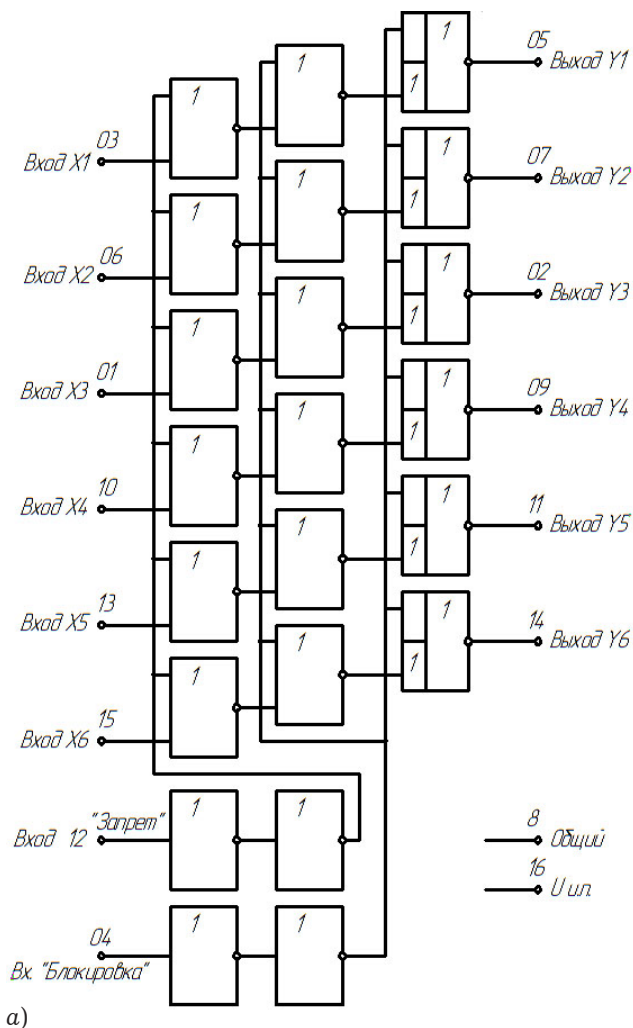
Наименование параметра	Вид микросхемы					
	765ЛН1-1		765ИП2-1		765ЛП2-1	
	ПДР	ПР	ПДР	ПР	ПДР	ПР
Напряжение питания, $U_{cc}$ , В	4.2...13.5 4.2...15*	-0.5...15	4.2...13.5 4.2...15*	-0.5...15	4.2...13.5 4.2...15*	-0.5...15
Напряжение на входе и выходе в состоянии «выключено», $U_x, U_0$ , В	-0.2...15	-	-0.2...15	-	-0.2...15	-
Емкость нагрузки, $C_L$ , пФ	Не более 50 3000**	-	Не более 50 1000**	-	Не более 50 3000**	-

ПДР – предельно-допустимый режим

ПР – предельный режим

\* для аппаратуры, разработанной до 01.07.91 г., на рабочем напряжении 13.5 В

\*\* для измерений режимов при особых условиях



б)

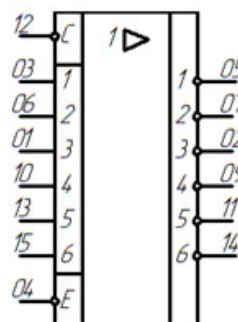


Таблица истинности

Входы								Выходы					
1	3	4	6	10	12	13	15	2	5	7	9	11	14
0	0	0	0	0	0	0	0	1	1	1	1	1	1
1	1	0	1	1	0	1	1	0	0	0	0	0	0
0	0	0	0	0	1	0	0	0	0	0	0	0	0
1	1	0	1	1	1	1	1	0	0	0	0	0	0
*	*	1	*	*	*	*	*	~	~	~	~	~	~

\* – произвольное логическое значение

~ – логическое состояние определяется значением напряжения, приложенного к выводу микросхемы иначе, например в схеме "монтажное ИЛИ"

в)

**Рис. 1.** Микросхема 765ЛН1-1: а) функциональная электрическая схема; б) изображение на электрических схемах; в) таблица истинности

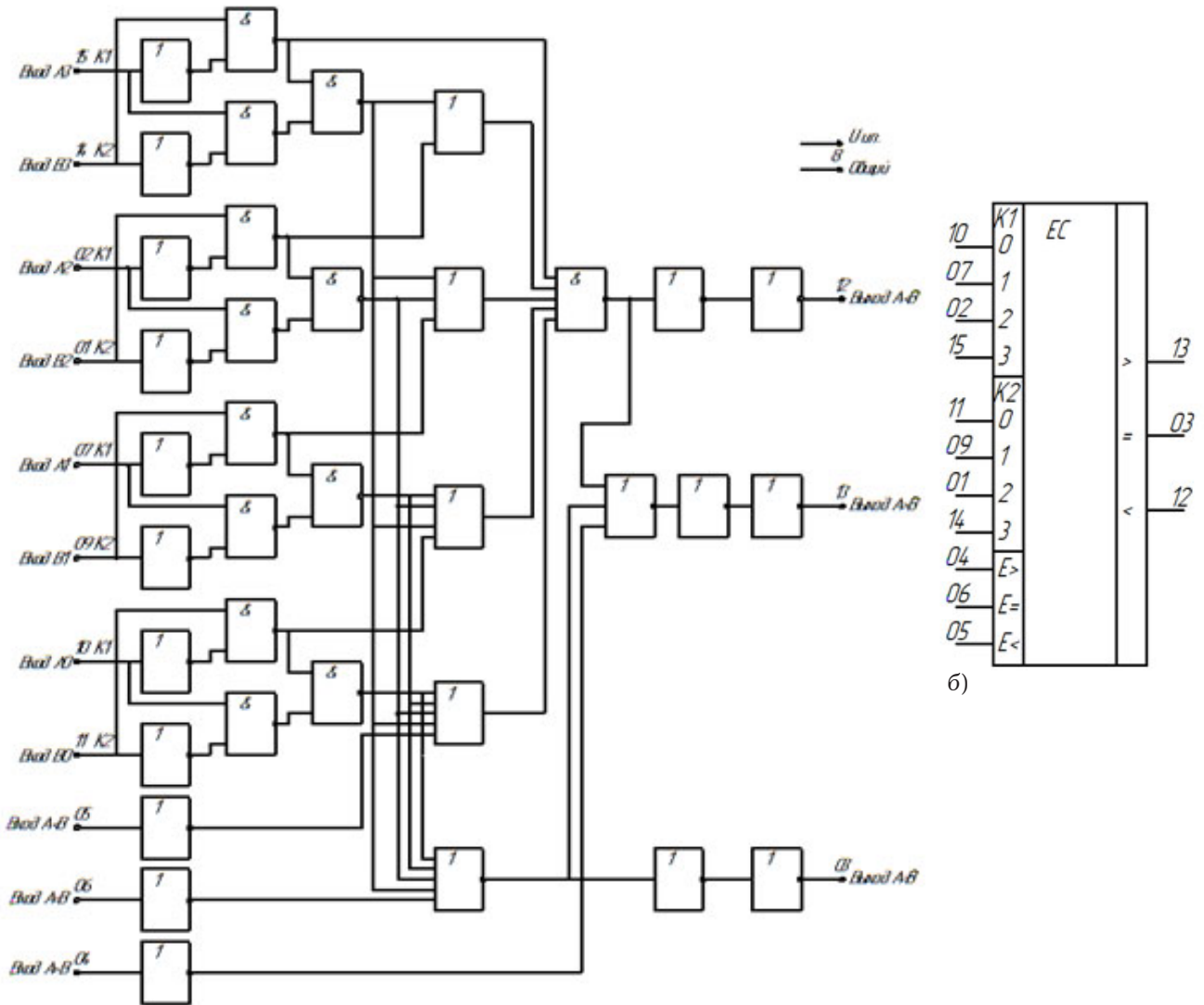
765ИП2-1, 765ЛП2-1 при напряжении питания  $U_{nom} = 10$  В, 5 В и температуре  $+25 \pm 10$  °С;  $-60 \pm 3$  °С;  $+85 \pm 3$  °С.

В табл. 3 приведены предельные и предельно-допустимые электрические режимы эксплуатации в диапазоне температуры среды.

В соответствии с техническими условиями (ТУ) минимальная наработка микросхем в составе гибридных интегральных микросхем (ГИМС) составляет 50 000 ч, а в облегченном режиме

В табл. 1 приведена информация о функциональном назначении микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1.

В табл. 2 приведены значения электрических параметров микросхем 765ЛН1-1,



а)

Таблица истинности

Входы								Выходы					
3	2	1	0	E<	E=	E>	<	=	>				
K1	K2	K1	K2	K1	K2	K1	K2	5	6	4	12	3	13
15	14	2	1	7	9	10	11	5	6	4	12	3	13
1	0	*	*	*	*	*	*	1	0	0	0	1	
K1-K2	1	0	*	*	*	*	*	1	0	0	0	1	
K1-K2	K1-K2	1	0	*	*	*	*	1	0	0	0	1	
K1-K2	K1-K2	K1-K2	1	0	*	*	*	1	0	0	0	1	
K1-K2	K1-K2	K1-K2	K1-K2	0	0	1	0	0	0	1			
K1-K2	K1-K2	K1-K2	K1-K2	0	1	0	0	0	1	0			
K1-K2	K1-K2	K1-K2	K1-K2	0	1	*	*	*	1	0	0		
K1-K2	K1-K2	0	1	*	*	*	*	1	0	0			
K1-K2	0	1	*	*	*	*	*	1	0	0			
0	1	*	*	*	*	*	*	1	0	0			

\* – произвольное логическое значение

б)

Рис. 2. Микросхема 765ИП2-1: а) функциональная электрическая схема; б) изображение на электрических схемах; в) таблица истинности

(при напряжении питания  $U_{cc} = 5 В \pm 10 \%$  и температуре  $(25 \pm 10) ^\circ C - 75 000$  ч.

Функциональная электрическая схема, изображение на схемах и таблица истинности микросхемы 765ЛН1-1 представлены на рис. 1.

Функциональная электрическая схема, изображение на схемах и таблица истинности микросхемы 765ИП2-1 представлены на рис. 2.

Функциональная электрическая схема, изображение на схемах и таблица истинности микросхемы 765ЛП2-1 представлены на рис. 3.

## 2. Разработка и уточнение схем включения

Уточнение схем включения и измерения интересующих нас параметров имеет огромную важность для корректного проведения обучающего эксперимента. Для исследуемых микросхем измерению подвергаются следующие параметры:

- входной ток логического нуля  $I_{ex}^0$ ;
- входной ток логической единицы  $I_{ex}^1$ ;

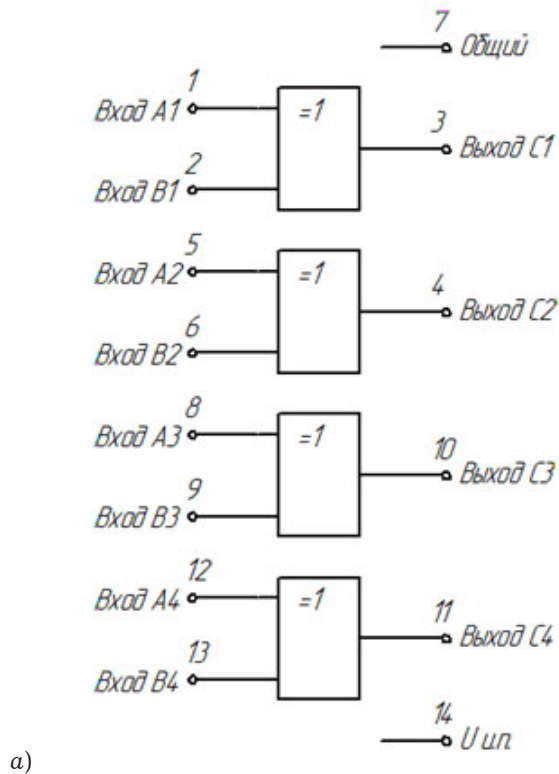


Таблица истинности

Входы								Выходы		
1	5	8	12	2	6	9	13	3	4	10
0				0				0		
0					1				1	
1					0				1	
1					1				0	

б)

Рис. 3. Микросхема 765ЛП2-1: а) функциональная электрическая схема; б) таблица истинности

- ток потребления в статическом режиме  $I_{ном}$ ;
- выходное напряжение логического нуля  $U_{вых}^0$ ;
- выходное напряжение логической единицы  $U_{вых}^1$ ;
- максимальное выходное напряжение логического нуля  $U_{вых.max}^0$ ;
- минимальное выходное напряжение логической единицы  $U_{вых.min}^1$ .

На основе проведенного анализа и полученных ранее результатов экспериментальных исследований были предложены и выбраны схемы вычисления и измерения основных параметров микросхем. Так, на рис. 4 представлена схема измерения входного тока логического нуля  $I_{ex}^0$  для микросхем 765ЛН1-1 и 765ИП2-1, где 1 – измеритель постоянного тока, с помощью которого измеряется  $I_{ex}^0$ ; 2 – источник постоянного напряжения; 3 – коммутатор входов, который

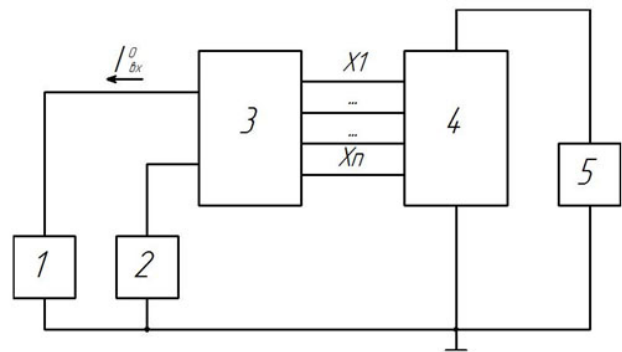


Рис. 4. Схема измерения входного тока логического нуля для микросхем 765ЛН1-1 и 765ИП2-1

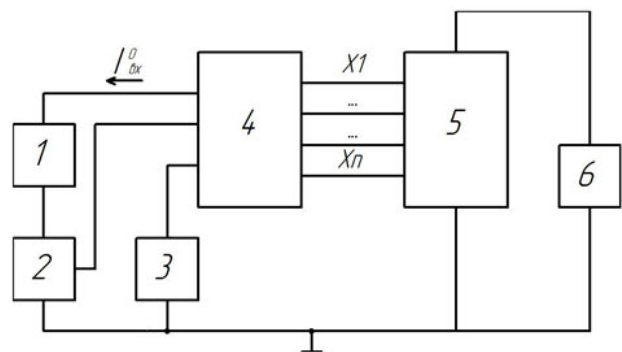


Рис. 5. Схема измерения входного тока логического нуля для микросхем 765ЛП2-1

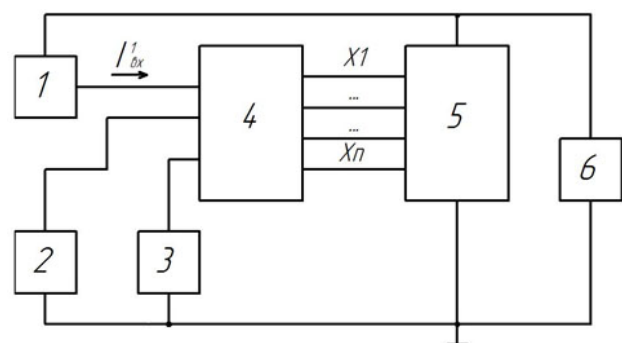


Рис. 6. Схема измерения входного тока логической единицы для микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1

подбирается в зависимости от исследуемой микросхемы; 4 – исследуемая микросхема; 5 – источник питающего напряжения;  $x_1 \dots x_n$  – входы микросхемы.

Схема измерения входного тока логического нуля для микросхемы 765ЛП2-1 представлена на рис. 5, где 1 – измеритель постоянного тока, с помощью которого измеряется  $I_{ex}^0$ ; 2, 3 – источники постоянного напряжения; 4 – коммутатор входов; 5 – исследуемая микросхема; 6 – источник питающего напряжения;  $x_1 \dots x_n$  – входы микросхемы.

Для исследуемых в работе микросхем применяется была рекомендована универсальная схема измерения входного тока логической единицы  $I_{ex}^1$ , представленная на рис. 6, где 1 – изме-

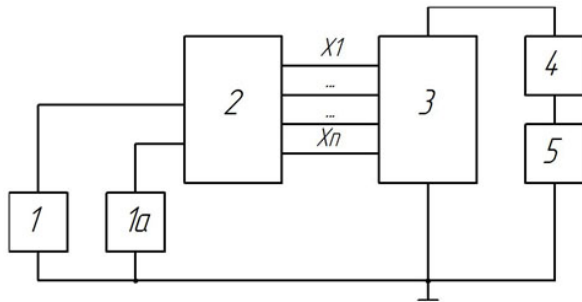


Рис. 7. Схема измерения тока потребления в статическом режиме для микросхем 765ЛН1-1, 765ИП2-1, 765ЛП2-1

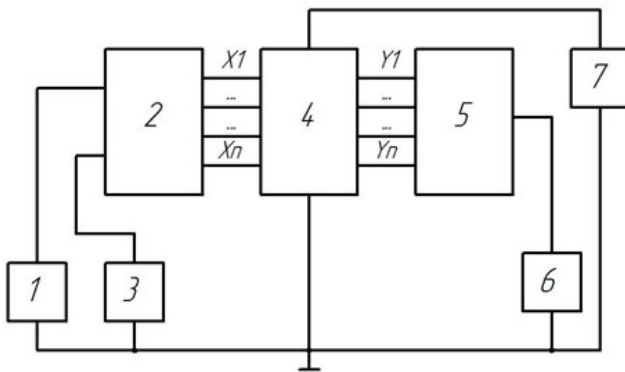


Рис. 8. Схема измерения выходного напряжения логического нуля для микросхем 765ЛН1-1 и 765ИП2-1

ритель постоянного тока, с помощью которого измеряется  $I_{ex}^1$ ; 2, 3 – источники постоянного напряжения; 4 – коммутатор входов, который подбирается в зависимости от исследуемой микросхемы; 5 – исследуемая микросхема; 6 – источник питающего напряжения;  $x_1 \dots x_n$  – входы микросхемы.

Для измерения тока потребления в статическом режиме  $I_{nom}$  предложена универсальная схема, представленная на рис. 7, где 1, 1а – источники постоянного напряжения; 2 – коммутатор входов, который подбирается в зависимости от исследуемой микросхемы; 3 – исследуемая микросхема; 4 – измеритель постоянного тока, с помощью которого измеряется  $I_{nom}$ ; 5 – источник питающего напряжения;  $x_1 \dots x_n$  – входы микросхемы.

Схема измерения выходного напряжения логического нуля  $U_{вых}^0$  для микросхем 765ЛН1-1 и 765ИП2-1 представлена на рис. 8. Здесь 1, 3 – источники постоянного напряжения; 2, 5 – коммутаторы входов и выходов, которые подбираются в зависимости от исследуемой микросхемы; 4 – исследуемая микросхема; 6 – измеритель постоянного напряжения, с помощью которого измеряется  $U_{вых}^0$ ; 7 – источник питающего напряжения;  $x_1 \dots x_n, y_1 \dots y_n$  – входы и выходы микросхемы.

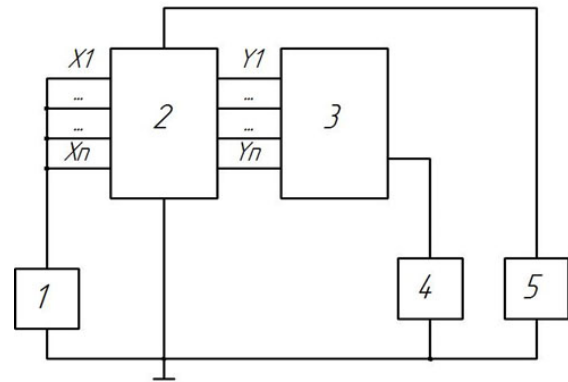


Рис. 9. Схема измерения выходного напряжения логического нуля для микросхемы 765ЛП2-1

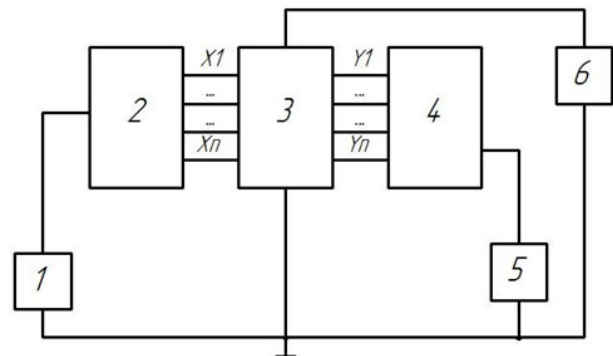


Рис. 10. Схема измерения минимального выходного напряжения логической единицы для микросхемы 765ЛН1-1

Измерение выходного напряжения логического нуля  $U_{вых}^0$  для микросхемы 765ЛП2-1 целесообразно проводить по схеме, представленной на рис. 9, где 1 – источник постоянного напряжения; 2 – исследуемая микросхема; 3 – коммутатор выходов; 4 – измеритель постоянного напряжения, с помощью которого измеряется  $U_{вых}^0$ ; 5 – источник питающего напряжения;  $x_1 \dots x_n, y_1 \dots y_n$  – входы и выходы микросхемы.

Для измерения выходного напряжения логической единицы  $U_{вых}^1$  микросхемы 765ЛН1-1 можно использовать ту же схему (рис. 9).

Установлено, что схема измерения выходного напряжения логической единицы  $U_{вых}^1$  для микросхем 765ИП2-1, 765ЛП2-1 совпадает со схемой измерения выходного напряжения логического нуля  $U_{вых}^0$  для микросхемы 765ЛН1-1 и 765ЛП2-1 (рис. 8).

Эту же схему можно использовать и для измерения максимального выходного напряжения логического нуля  $U_{вых.max}^0$  исследуемых микросхем. Также по этой схеме целесообразно измерять и минимальное выходное напряжение логической единицы  $U_{вых.min}^1$  для микросхемы 765ЛП2-1.

Схема измерения минимального выходного напряжения логической единицы  $U_{вых.min}^1$  для

микросхемы 765ЛН1-1 представлена на рис. 10, где 1 – источник постоянного напряжения; 2, 4 – коммутаторы входов и выходов микросхемы; 3 – исследуемая микросхема; 5 – измеритель постоянного напряжения, с помощью которого измеряется  $U_{вых.min}^1$ ; 6 – источник питающего напряжения;  $x_1 \dots x_n, y_1 \dots y_n$  – входы и выходы микросхемы.

### 3. Выбор методов и средств контроля информативных параметров

Наиболее распространенными отказами в микросхемах являются:

- обрыв, пробой р-п переходов,
- изменение электрических параметров (параметрические отказы).

Практически всегда увеличение обратных токов предшествует отказу микросхемы.

Определение совокупности информативных параметров сопровождается выбором методов и средств контроля. При этом изучаются причины, механизмы отказа, а также проводится подробный анализ отказов конкретного вида микросхем, который также включает анализ статистических данных отказов.

В работе [4] приведена следующая информация по распределению отказов транзисторных сборок: обрыв в р-п переходах – 20 % случаев, параметрические отказы – 80 % случаев отказов. Для интегральных схем и полупроводниковых приборов приводится следующее распределение отказов: дефекты металлизации – 26 %, дефекты внутренних выводов – 23 %, дефекты в сборке корпуса – 17 %, изменение электрических характеристик – 12 %, поверхностные нарушения – 7 %, поверхностные несовмещения – 7 %, дефекты окисла – 4 %, негерметичность – 4 % [4]. Таким образом, для повышения безотказности микросхем детального изучения требуют изменения электрических характеристик (параметрические отказы), несоответствие требованиям ТУ которых приводит к отнесению микросхем к классу негодных.

Для достоверного изучения отказов важнейшее значение имеет анализ причин отказов. Причиной обрывов в р-п переходах наиболее часто являются такие дефекты, как:

- пустоты в термокомпрессионных контактах;
- разрывы и отслоения выводов от металлизации;
- сужение вывода из-за повреждения при сварке;

- пустоты контактной площадки;
- утончения металлизации из-за нарушения технологии напыления;
- отслоения;
- прочие причины.

Пробой р-п перехода может быть вызван такими причинами, как:

- загрязнение кремния;
- усиление электрического поля вблизи примесей;
- возникновение микролокальных плазм при  $E > E_{ПР}$ ;
- лавинный пробой р-п перехода;
- образование шунтов в базе вследствие распада твердого раствора быстродиффундирующих примесей при высоких температурах.

Каждая серия микросхем имеет свои конструктивно-технологические особенности, для которых характерны «свои» дефекты. Так, ИМС серии 286 содержат большое количество элементарных ячеек с диффузионными резисторами. Данное обстоятельство вызывает разброс параметров таких резисторов, прежде всего их номинала. Кроме того, увеличение площади кристаллов для получения большой мощности приводит к росту вероятности активации дефектов (микротрещин, дислокаций, кластеров, нарушение профиля легирования, загрязнений поверхности). Указанные конструктивно-технологические особенности и дефекты могут приводить к неоднородности токораспределения и лавинного пробоя, снижению электрической прочности, локальным перегревам, росту токов утечки [3]. Указанные явления приводят к изменению формы вольт-амперной характеристики (ВАХ) при обратных смещениях р-п переходов.

Кроме того, при проектировании микросхем невозможно учесть возникающий разброс параметров однотипных элементов (в данном случае элементарных ячеек с диффузионными резисторами) из-за неточного воспроизведения технологических процессов при изготовлении ИМС и неидеальной чистоты исходных материалов. Такой разброс параметров однотипных элементов с течением времени и при воздействии дестабилизирующих факторов может привести к параметрическому и даже к функциональному отказу. Для повышения надежности работы аппаратуры автором [5] был предложен метод, основанный на проверке работы логики микросхемы при пониженном питающем напряжении. Чувствительность усилительных свойств транзисторов в

микросхеме к токам утечки резко возрастает с понижением питающего напряжения. При этом транзисторы с высокими токами утечки будут неработоспособными, что можно легко определить, подав на входы микросхемы тестовую последовательность и считывая с выходов результат. При несовпадении результата, снятого с выхода микросхемы, и эталонной информации можно судить об отказе микросхемы, а значит и наличии больших токов утечки, рост которых при воздействии дестабилизирующих факторов в дальнейшем приведет к отказу микросхемы. В работе [6] приведена установка диагностического неразрушающего контроля (ДНК) для интегральных стабилизаторов, а также показано, что в качестве информативных параметров целесообразно выбирать ток потребления микросхемы  $I_{потр}$  при заданном питающем напряжении.

Выбор средств контроля – достаточно сложная задача, возлагаемая на исследователя, т. к. выбранные средства должны удовлетворять следующим требованиям:

- измерение характеристик изделия должен быть простым и дешевым;
- обработка результатов должна быть также автоматизирована, т. к. данная операция не менее ответственная, чем измерение характеристик изделия;
- документирование результатов контроля должно быть также наглядным и удобным;
- принятие решения об уровне потенциально надежных ИМС также должно быть автоматизировано;
- совмещение операций диагностирования с контролем параметров по ТУ на одном рабочем месте с одной установкой микросхемы в адаптер (желательно).

#### 4. Определение объема выборки

На данном этапе задачей является нахождение объема репрезентативной выборки, т. е. такой выборки, которая описывает характеристики генеральной совокупности (партии) с минимально допустимой ошибкой. Для нахождения предельной ошибки расхождения (или точности оценки) между характеристиками выборочной и генеральной совокупности  $\varepsilon$  используют связь выборочной дисперсии  $\sigma^2$ , объема выборки  $n$  и  $t$ -статистику Стьюдента:

$$\varepsilon = \alpha \sqrt{\frac{\sigma^2}{n}}. \quad (1)$$

Формула (1) справедлива только для выборки с повторами, что для нас не представляет интерес. В случае бесповторной выборки формула усложняется:

$$\varepsilon = \alpha \sqrt{\frac{\sigma^2}{n} \left(1 - \frac{n}{N}\right)}, \quad (2)$$

где  $N$  – объем генеральной совокупности (партии). Так как изначально дисперсию определить невозможно вследствие того, что необходимо знать среднее значение характеристики  $x$  и отклонения от этого значения, то переходят к использованию понятия доли признака в общей совокупности наблюдений, которую оценивают экспертным путем. Дисперсия доли равна:

$$\sigma_q^2 = q(1 - q), \quad (3)$$

где  $q$  – доля признака.

Таким образом, формула нахождения объема выборки равна:

$$n = \frac{1}{\frac{\varepsilon^2}{\alpha^2 \sigma_q^2} + \frac{1}{N}}. \quad (4)$$

Данная формула справедлива для нахождения объема выборки, соизмеримого с объемом генеральной совокупности (партии). При использовании данной формулы необходимо использование  $t$ -статистики Стьюдента. Для определения  $\alpha$  необходимо задать уровень доверительной вероятности и число степеней свободы. Уровень доверительной вероятности обычно задается равным 95 %. Число степеней свободы связано с объемом выборки, который мы определяем. В этом случае используют прогнозную величину объема выборки, после чего вычисляют точное значение, корректируют число степеней свободы и находят точное значение  $n$ .

На практике для упрощения вычислений иногда принимают  $\alpha^2 \sigma_q^2 = 1$ , но такое допущение приводит к увеличению ошибки расчетов, выражающейся в значительном увеличении объема выборки.

При малых выборках их объем может быть определен из условия [7]:

$$n_{\min} = \frac{4t_{p_3}^2 q(1 - q)}{\delta_n^2}, \quad (5)$$

где  $t_{p_3}$  – квантиль нормального распределения, соответствующий заданной доверительной вероятности  $P_3$ ;  $\frac{\delta_n}{2} = |W_n - q|$  – модуль отклонения частоты появления события  $W_n$  (числа элементов с определенным видом дефекта) в выборке



от вероятности  $q$  его появления в генеральной совокупности.

Для неблагоприятного случая ( $q = 0.5$ ) это соотношение приобретает вид:

$$n_{\min} = \frac{t_{p3}^2}{\delta_n^2}. \quad (6)$$

Однако, при определении объема выборки высоконадежных ЭРИ эта формула не дает желаемого результата.

В этом случае необходимо учитывать коэффициент качества  $k$ , который рекомендуют выбирать из диапазона 1...2 [8].

## 5. Разработка программы исследовательских испытаний

Исследовательские испытания – основной этап обучающего эксперимента, позволяющий:

- выявить процессы и схемы деградации ЭРИ;
- установить виды и механизмы отказов;
- установить типы дефектов;
- установить диапазоны нагрузок, ускоряющих отказы.

При этом становится возможным определить степень информативности признаков, критерии отбраковки (классификации) для каждого КТВ, выбрать наиболее информативные параметры, оптимизировать исследуемый КТВ, усовершенствовать методики проведения испытаний, обучающего эксперимента и отбраковки [1].

Обычно в программе испытаний выделяют шесть основных разделов:

- объект испытаний;
- цель испытаний;
- обоснование необходимости проведения испытаний;
- место проведения и обеспечение испытаний;
- объем и методика испытаний;
- оформление результатов испытаний.

Высокую сложность представляет разработка раздела «объем и методика испытаний», в котором необходимо указать:

- методы, условия испытаний, виды воздействий, их последовательность, уровень и время воздействий;
- контролируемые параметры;
- технические средства.

Эти вопросы выходят за рамки данной статьи.

Следует отметить, что максимальная эффективность испытания изделий достигается при минимальных погрешностях результатов.

## Заключение

Описываемая в статье методика обучающего эксперимента для КМОП-микросхем показала высокую эффективность для получения необходимого набора исходных данных для проведения индивидуального прогнозирования (ИП). К достоинствам методики можно отнести:

- учет статистики отказов однотипных с исследуемыми элементами;
- контроль электрических параметров элементов с помощью схем, позволяющих осуществлять измерения с малыми погрешностями;
- определение статистически обоснованной величины объема исследуемой выборки.

Основным достоинством описываемой методики является получение малых погрешностей исходных данных, необходимых для проведения индивидуального прогнозирования, что увеличивает в дальнейшем точность прогноза.

## Список литературы

1. Пиганов М.Н. Индивидуальное прогнозирование показателей качества элементов и компонентов микросборок. М.: Новые технологии, 2002. 267 с.
2. Тюлевин С.В., Пиганов М.Н. Методика обучающего эксперимента при индивидуальном прогнозировании показателей качества космических РЭС // Актуальные проблемы радиоэлектроники и телекоммуникаций: материалы всероссийской НТК 13–15 мая 2008 г. Самара: Издательство СГАУ, 2008. С. 239–253.
3. Тюлевин С.В., Пиганов М.Н., Мишанов Р.О. Разработка методики диагностического неразрушающего контроля микросхем // Сборник научных трудов SWorld. 2014. Т. 5. № 4 (37). С. 66–73.
4. Килибаева Ж.К. Анализ отказов и надежности полупроводниковых приборов и интегральных микросхем // Молодой ученый. 2014. № 8.1. С. 12–16.
5. Повышение достоверности отбраковки БИС методом понижения питающего напряжения / А.И. Белоус [и др.] // Технология конструирования в электронной аппаратуре. 2001. № 4–5. С. 35–37.
6. Mishanov R.O., Tyulevin S.V., Piganov M.N. Analysis of the unreliability reasons and the diagnostic non-destructive testing installation for the integrated stabilizers // SWorld Journal. 2015. J11510-032. P. 179–183.
7. Глудкин О.П. Управление качеством электронных средств. М.: Высшая школа, 1994. 414 с.
8. Карпов О.В. Определение объема выборки при индивидуальном прогнозировании различными методами // XXIX Гагаринские чтения: труды международной конференции. М.: МАТИ, 2004. С. 117–119.

## Technology and technique of the CMOS-chip learning experiment

R.O. Mishanov

The technique of the learning experiment of the chips with a CMOS structure is considered. The analysis of the constructive-technological features of the 765 series chips have carried out. The connection circuits and schemes of the main parameters measurement during the learning experiment are proposed. A choice of methods and means for the informative parameters control in the investigation tests is studied. The process of the sample size selecting is described. An approach to the development of the routine investigation tests is defined.

*Keywords:* technique, learning experiment, chip, CMOS structure, constructive-technological feature, 765 series, connection circuit, main parameters, informative parameters, sample size, investigation test, control means.

**Неганов, В.А.**

**Современная теория и практические применения антенн:** монография / В.А. Неганов, Д.П. Табаков, Г.П. Яровой; предисл. акад. Ю.В. Гуляева; под ред. В.А. Неганова. – М.: Радиотехника, 2009. – 720 с.

**ISBN 978-5-88070-222-0**

Неганов В.А., Табаков Д.П., Яровой Г.П.

Современная теория  
и практические применения  
антенн

Издательство «Радиотехника»  
Москва, 2009

УДК 621.396.67  
ББК 32.845

Рассмотрены основные разделы теории и техники антенн. Освещены вопросы расчета и построения различных типов антенн (от вибраторных до рупорных и антенных решеток, включая фазированные). Основное внимание уделено антеннам СВЧ и расчетам их электромагнитных полей в ближней зоне, т. е. вопросам электромагнитной совместимости.

Принципиальное отличие книги от известных заключается в последовательном применении метода физической регуляризации (самосогласованного метода) к расчету электромагнитного поля антенн, позволяющего осуществлять непрерывный переход с излучающей поверхности антенны к пространству вне ее. С помощью самосогласованного метода получены новые результаты по теории антенн: установлены связь между поверхностной плотностью тока на вибраторной антенне и напряженностью электромагнитного поля, однонаправленный режим излучения для кольцевой (рамочной антенны), режимы стоячих и бегущих волн в цилиндрической спиральной антенне, входное сопротивление практически для всех типов антенн. Теоретический материал подкреплён примерами применения многолучевых антенн.

*Предназначено для разработчиков антенно-фидерных устройств, аспирантов и докторантов, занимающихся вопросами проектирования антенных систем различного назначения, студентов радиотехнических специальностей высших учебных заведений.*